

Opvolgers van de 6502

H. J. C. OTTEN

De door Mos Technology ontwikkelde microprocessorfamilie met als bekendste lid het type 6502 is commercieel zeer succesvol. De populaire hobby-computers zoals Apple, Commodore en Atari zijn vrijwel allemaal gebaseerd op de 6502 of een familielid met exact dezelfde instructieset. Het gevolg is dan ook dat er erg veel software vóór en ervaring met de 6502 is ontstaan. Deze investeringen verdienen een zekere bescherming. Het is dan ook niet verwonderlijk dat er nieuwe ontwikkelingen zijn te melden die alle aanwezige eigenschappen van de 6502 bezitten en daarnaast veel gewenste instructies of hardware-eigenschappen toevoegen. Drie van deze nieuw ontwikkelde microprocessors verdienen de in dit artikel gegeven aandacht als waardige opvolgers van de 6502: de types R6511Q, R65C02 en W65SC816.

Er staan drie wegen open voor ontwerpers om, uitgaande van een bestaande microprocessor-architectuur, een verbeterde versie te produceren.

Ten eerste kan de instructieset zonder wijzigingen worden gehandhaafd en alleen de hardware-eigenschappen worden aangepast aan veel voorkomende configuraties. Deze weg heeft Rockwell gevolgd bij de R6511Q. Deze microprocessor is het hart van de in Radio Bulletin beschreven Computerterminal. Behalve een microprocessor, op enige uitbreidingen na gelijk aan de 6502, heeft de R6511Q twee timers, vier programmeerbare poorten van 8 bit en 192-bytes RAM. Daarmee bevat de R6511Q op een ROM na alle onderdelen van een microcomputer en noemt de fabrikant de R6511Q een single-chip-computer. Er is overigens een volledige computer-op-een-chip: het type 6500/13, waarbij ook ROM in het IC is opgenomen.

De tweede mogelijkheid om een nieuwe microprocessor te maken is bij de R65C02, ook van Rockwell, gevolgd. Dit IC is qua hard- en software volledig uitwisselbaar, maar biedt aardig

wat meer instructies en adresseringsmogelijkheden. Ook de gebruikte CMOS-techniek beperkt de voedingsstroom en laat toepassingen toe waar de gewone 6502 niet geschikt voor is. In principe is de R65C02 gewoon een op vele punten verbeterde 6502.

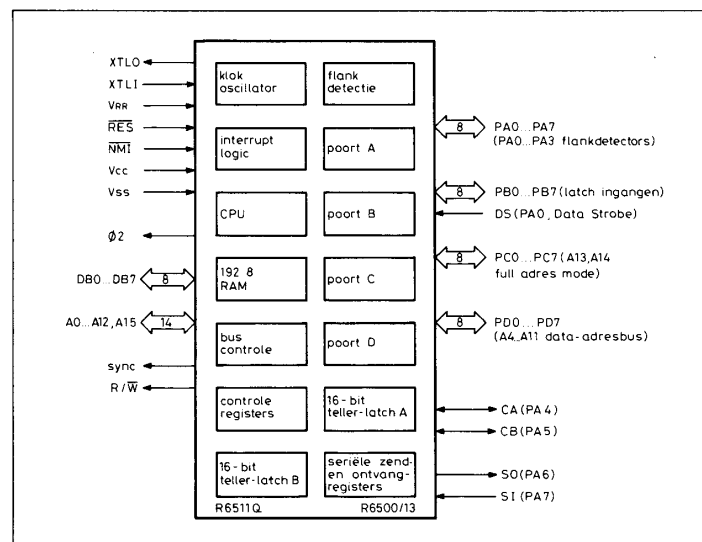
De derde weg is bewandeld bij het ontwerp voor de W65SC816, afkomstig van Western Design Center. Bij deze microprocessor zijn de beperkingen van de 8-bits structuur opgeheven en is een volwaardige 16-bits microprocessor ontstaan. Door het omzetten van een enkel bit in het statusregister is de W65SC816 volledig hard- en software compatibel met de 6502.

R6511Q; hardware-eigenschappen

De R6511Q is qua hardware niet uit te wisselen met de 6502 en er zijn een paar extra instructies aanwezig.

Bij de R6511Q zijn in één IC meerdere componenten verenigd om het aantal IC's te beperken, die vaak nodig zijn bij een microcomputersysteem voor het besturen van een digitale schakeling. Een goed voorbeeld daarvan is de Computerterminal. Vele in- en uitgangspoorten zijn nodig, alle zijn in de R6511Q aanwezig: totaal 32 in- of uitgangspoorten. Daarnaast bevat de R6511Q twee intervaltimers (A en B) en een seriële interface. De samenhang tussen al deze bouwstenen blijkt uit het blokschema van de

Afb. 1 Blokschema van de R6511Q.



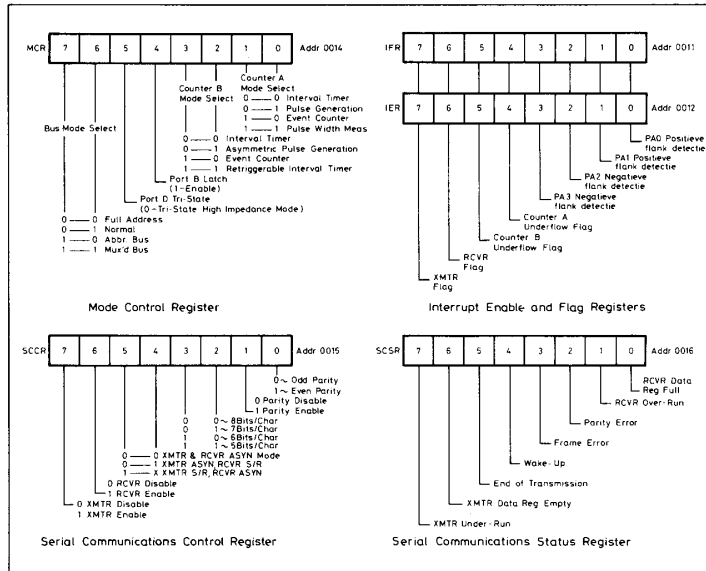
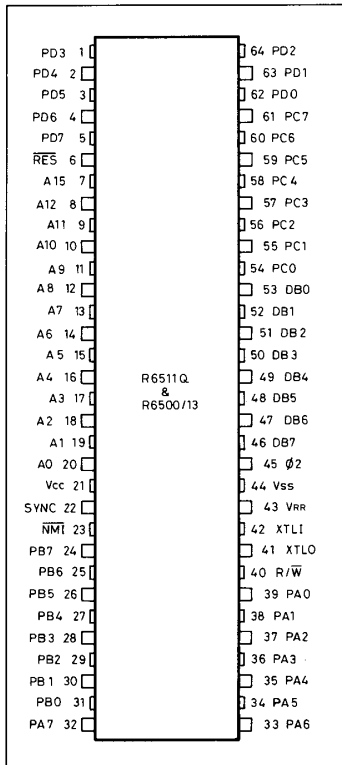
R6511Q in afb. 1. Een van de timers dient als baudrate-generator voor de seriële interface, die zowel synchroon als asynchroon kan werken. Dat voor een dergelijke hoeveelheid faciliteiten een behuizing met vele aansluitingen nodig is, blijkt uit afb. 2: 64 pennen.

Met de R6511Q kan een microprocessorsysteem worden gebouwd dat, net als de 6502, tot 64K aan geheugen kan bevatten. Twee pennen kunnen naar wens ook als in- of uitgangspoorten dienen, waardoor het geheugengebied in grootte sterk afneemt. De aanwezige RAM, de in- en uitgangsregisters en de adressen van de in- en uitpoorten zijn in de zeropage te vinden zodat de R6511Q uitstekend geschikt is voor kleinere microcomputersystemen met een beperkt toepassingsgebied.

R6511Q; software-eigenschappen

Het programmeermodel van de R6511Q is gelijk aan dat van de 6502.

Afb. 2 Betekenis van de aansluitingen van de R6511Q.



Afb. 3 Registers in de R6511Q.

Er zijn in het IC natuurlijk wel extra registers aanwezig voor de in- en uitgangspoorten: de seriële interface en de twee timers. Deze registers (in afb. 3 getoond) zijn, zoals gebruikelijk in de 6502-familie, in het geheugen geplaatst. De R6511Q heeft een aantal extra instructies gekregen (zie tabel 1) om gemakkelijker met de enkele bits, in bijvoorbeeld de registers van de in/uit-poorten, om te kunnen gaan. Er zijn instructies om een conditionele sprong op grond van de waarde van een enkel bit in het geheugen te maken: BBS (Bit on Bit Set) en BBR (Branch on Bit Reset). Ook kan met een enkele instructie een bit in een geheugenlocatie naar wens worden gezet of juist niet gezet: SMB (Set memory Bit) en RMB (Reset memory Bit).

R65C02

De R65C02 is een microprocessor, die pen voor pen uitwisselbaar is met de 6502. Verbeteringen ten opzichte van de 6502 zitten voornamelijk in het uitbreiden van de instructieset en het toevoegen van meerdere adresseringsmogelijkheden. De tweede opmerkelijke verandering is de techniek waarmee de R65C02 wordt geproduceerd. CMOS vereist aanzienlijk minder voedingsstroom en dat laat toepassen van de R65C02 in met batterijen van voeding voorziene schakelingen toe. Ook de aanvullen-

de IC's uit de 6500-familie zijn in CMOS-versies beschikbaar. De R65C02 is overigens niet het enige IC, dat de 6502-microprocessor in CMOS-versies biedt. Er zijn IC's met type-nummers R65C102 en R65C112, die ook verbeteringen in de hardware bevatten. Zo kan bijvoorbeeld met een bus-enable-ingang de adres- en databus in tri-state-toestand worden gebracht, een noodzaak in toepassingen met meerdere microprocessors, die dezelfde bus delen. Verder is de reset-ingang voorzien van een schmitt-trigger, zodat een speciale resetschakeling achterwege kan blijven. Ook kan het bij sommige instructies, die geïndexeerde adressering gebruiken, niet meer voorkomen dat even een ongeldig adres op de adresbus verschijnt. Dat kan wel bij de 6502 en daarmee per abuis een in/uit-register aanspreken met onvoorspelbare gevolgen.

R65C02; software-eigenschappen

Ook voor de R65C02 geldt dat het programmeermodel gelijk is gebleven aan dat van de 6502. Wel zijn er behoorlijk wat instructies bijgekomen, die de al aanwezige 6502-set aardig aanvullen. In tabel 2 zijn ze overzichtelijk gegroepeerd in de stijl zoals die in de originele documentatie van de 6502 is gebruikt.

Tabel 1 Extra instructies van de R6511Q.

Naam	Adresseerwijze	Opcode	Aantal bytes	Aantal cyclussen	Status
JMP	(IND. X)	7C	3	6	-
TRB	absoluut	1C	3	6	NV... Z
TRB	zeropage	14	2	5	NV... Z
TSB	absoluut	0C	3	6	NV... Z
TSB	zeropage	04	2	5	NV... Z
BBR	zeropage	xF	3	5*	-
BBS	zeropage	xF	3	5*	-
RMB	zeropage	x7	2	5	-
SMB	zeropage	x7	2	5	-
PHX	implied	DA	1	3	-
PLX	implied	FA	1	3	-
PHY	implied	5A	1	3	-
PLY	implied	7A	1	3	-
STZ	absoluut	9C	3	4	-
STZ	zeropage	64	2	3	-
STZ	zero, X	74	2	4	-
STZ	abs, X	9E	3	5	-
INA	accum	1A	1	2	N...Z
DEA	accum	3A	1	2	N...Z
BRA	relatief	80	2	2*	-

* als pagina-overgang één bij aantal cyclussen optellen voor branches.
 x is bitnummer voor BBR en RMB.
 x is bitnummer plus 8 voor BBS en SMB.

Het manipuleren met de stack is uitgebreid met instructies om de registers X en Y er op te schuiven: PHX (PusH X on stack) en PHY (PusH Y on Stack). Of juist er af: PLX (PuLl X from stack) en PLY (PuLl Y from stack).

Bij de 6502 kan dit alleen door de accumulator te gebruiken, bijvoorbeeld:

```
TXA
PHA ; schuif register X op de stack
```

Indirecte sprong met indexing

De instructie JMP (indirect) is op twee wijzen aangevuld. Ten eerste bestaat het probleem, van het op een pagina-overgang voorkomen van het sprong-adres, niet meer. Ten tweede is een nieuwe jump-indirect-instructie aanwezig waarbij indexing met het register X mogelijk is. Achter de instructie staat nog steeds het adres in het geheugen waar het sprong-adres kan worden gevonden. Nu

Nieuwe instructies

Evenals bij de R6511Q zijn de instructies RMB (Reset Memory Bit), SMB (Set Memory bit), alleen voor adressen in de zeropage, BBS (Branch on Bit Set) en BBR (Branch on Bit Reset), die met zeropage en absolute adressen zijn te gebruiken, toegevoegd. Een instructie om de inhoud van een byte nul te maken heet STZ (Store Zero). Bij de 6502 zijn daarvoor de volgende instructies, waarbij de accumulatorwaarde verandert in nul, nodig:
 LDA # \$00
 STA adres

Het schrijven van positie-onafhankelijke code is gemakkelijker geworden door de relatieve niet-conditional sprong-instructie BRA (BRANch). Deze sprong-opdracht, waarbij de carry-vlag niet verandert, is identiek aan bijvoorbeeld de instructies:
 CLC ; spring altijd
 BCC

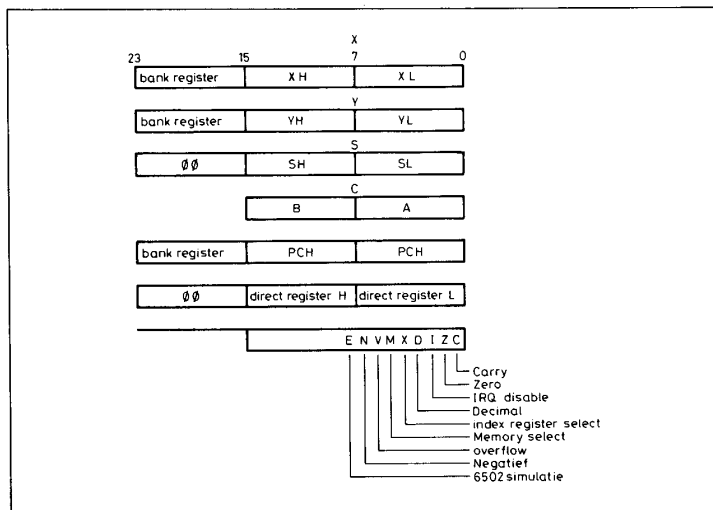
De accumulator kan nu met een enkele instructie met één worden opgehoogd: INA (INcrement Accumulator). En met één worden verlaagd: DEA (DEcrement Accumulator). Bij de 6502 kan dit bijvoorbeeld worden bereikt met:
 CLC
 ADC # \$01

Tabel 2 Extra instructies van de R65C02.

Naam	Adresseerwijze	Opcode	Aantal bytes	Aantal cyclussen	Status
BBS	zeropage	xF	3	5*	-
BBR	zeropage	xF	3	5*	-
RMB	zeropage	x7	2	5	-
SMB	zeropage	x7	2	5	-

* als pagina-overgang één bij aantal cyclussen optellen voor branches.
 x is bit nummer voor BBR en RMB.
 x is bitnummer plus 8 voor BBS en SMB.

Afb. 4 De geïndexeerde jump-instructie van de R65C02.



wordt echter bij het geheugenadres de inhoud van het register X opgeteld en dat adres wijst nu naar de geheugenlocatie waar het sprongadres staat. Deze indexering maakt het werken met sprongtabellen veel gemakkelijker. In afb. 4 is deze indirecte sprong met indexering toegelicht.

Test en Set/Reset bits

De instructie TRB (Test and Reset Bit) is een combinatie van de instructies BIT en AND. De BIT-instructie wordt uitgevoerd met de inhoud van de geheugenlocatie, aangegeven door de adresseringswijze en de vlaggen N (wordt bit 7 van de geheugenlocatie) en V (wordt bit 6 van de geheugenlocatie) worden zoals gebruikelijk veranderd. Een AND-operatie wordt vervolgens uitgevoerd tussen de inhoud van de geheugenlocatie en de accumulator, waarbij de vlag Z nul wordt als het resultaat nul is. Het resultaat wordt in de inhoud van de geheugenlocatie geplaatst. Bij de instructie TSB (Test and Set Bit) wordt de AND-instructie vervangen door een OR-instructie. De accumulator verandert niet door de instructies TSB en TRB. De adresseringswijzen zijn alleen zeropage en absoluut.

Nieuwe adresseringswijze: indirect

De laatste toevoeging is een nieuwe adresseringswijze. De gewone 6502 bevat al een indirecte adressering, maar wel altijd geïndexeerd met een register. Zowel indirect geïndexeerd (met register Y) als geïndexeerd indirect (met register X) kent de 6502 en ook de R65C02. Indirect zonder indexering kan ook van pas komen en is bij de R65C02 als toevoeging aanwezig. Het adres van het adres staat dan in de zeropage en het zeropage-adres staat achter de instructie. Deze adresseringswijze is te gebruiken met de instructies: ADC, SBC, CMP, AND, OR, EOR, LDA en STA. In tabel 2 is deze adresseringswijze niet verwerkt. Bij de 6502 kan dit worden bereikt met de instructies:
LDY # \$00
LDA (adres), Y ; laad accumulator indirect, waarbij het register Y nodig is.

W65SC816

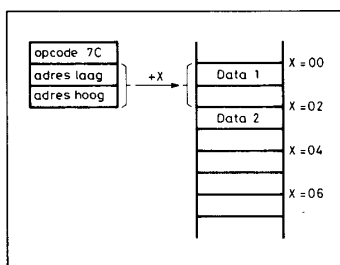
De 6502 is een echte 8-bits microprocessor. Er zijn geen 16-bits registers (op de programma-teller na) en zelfs

de stack-pointer is een 8-bits register. De programma-teller, die 16 bit bevat, wordt voor forse microcomputer-systemen een beperking door de beperkte hoeveelheid maximaal te adresseren geheugen. Gedeeltelijke oplossingen bestaan uit zogenoemde memory-banken, waarbij sommige stukken geheugen in of uit de door de microprocessorgeheugengebieden worden geschakeld.

We hebben nu de opvolger voor de 8080/Z80, namelijk de 8086/8088, voor de 6800, namelijk de 68000 en nu ook de opvolger voor de 6502, namelijk de W65SC718, die de beperking van maximaal 65K-geheugen opheffen en 16-bits operaties meebrengen. De W65SC816 is in de huidige uitvoering zowel wat hardware en wat software betreft volledig uit te wisselen met de 6502. Het IC is dan ook in een behuizing met 40 pennen geplaatst. Het statusregister bevat echter één bit (het emulatie-bit), dat door een omzetting plotseling een 16-bits microprocessor wordt.

Programmeermodel van de W65SC02

Afb. 5 geeft het programmeermodel van de W65SC816 te zien. Alle registers die de 6502 heeft, zijn hier te herkennen, alleen zijn ze uitgebreid met 8 bit. De registers hebben dezelfde naam behouden, maar zijn gesplitst in een laag (bijvoorbeeld XL) en een hoog (bijvoorbeeld XH) deel. De accumulator is nog steeds aanwezig. De 16-bits accumulator heet C, het lage deel A (gelijk aan de accumulator van de 6502) en het hoge deel B. Ook de stack-pointer is een 16-bits register.



Afb. 5 Programmeermodel van de W65SC816.

Adressen bestaan nu uit 24 bit, het hoogste 8 bit heet het bankregister. De W65SC816 kan hiermee tot 16 megabyte aan geheugengebied

adresseren. Het statusregister komt overeen met dat van de 6502. Er is wel een E-bit aan toegevoegd, dat bepaalt of de 6502 wel of niet wordt gesimuleerd. Het B-bit van de 6502 heet nu X. Het nieuwe M-bit is alleen beschikbaar als de 6502 niet wordt gesimuleerd. Het geeft aan of de registers als 8- of als 16-bits registers worden gebruikt. Er is een nieuw register dat voor de W65SC816 dezelfde rol speelt als de zero-page voor de 6502. Door een register te gebruiken kan de „zero-page“ overal in het geheugen worden gelegd.

Software-eigenschappen van de W65SC816

Zoals de R65C02 veel gevraagde instructies toevoegt aan de instructie-set van de 6502, zo voegt de W65SC816 nog meer instructies toe. Daarin wordt natuurlijk de 6502-instructie-set opgenomen, maar er zijn vele instructies nodig om de meer uitgebreide registers te kunnen gebruiken. Ook zijn vele instructies toegevoegd, die gebruik maken van de 16-bits eigenschappen van de processor. Verder is er een geslaagde poging gedaan om positie-onafhankelijke en recursieve codes mogelijk te maken. Een volledige opsomming van de gehele instructie-set gaat op dit ogenblik te ver.

Waar gaan we heen?

De familie microprocessors, gebaseerd op de 65..-familie blijkt, uit de bovenstaande bespreking van nieuwe IC's met dezelfde en uitgebreide instructie-set, nog springlevend. Zeker de R65C02 en de R6511Q worden nu al met succes in toepassingen gebruikt waar de 6502 net iets tekort schiet. Het is nog even afwachten of de W65SC816 net zoveel succes zal hebben. De positie die de gelijkwaardige microprocessors 68000 en 8086/8088 innemen zal het niet gemakkelijker maken. Een punt in het voordeel zal echter de bestaande ervaring met de bekende, compacte en krachtige 6502 zijn.