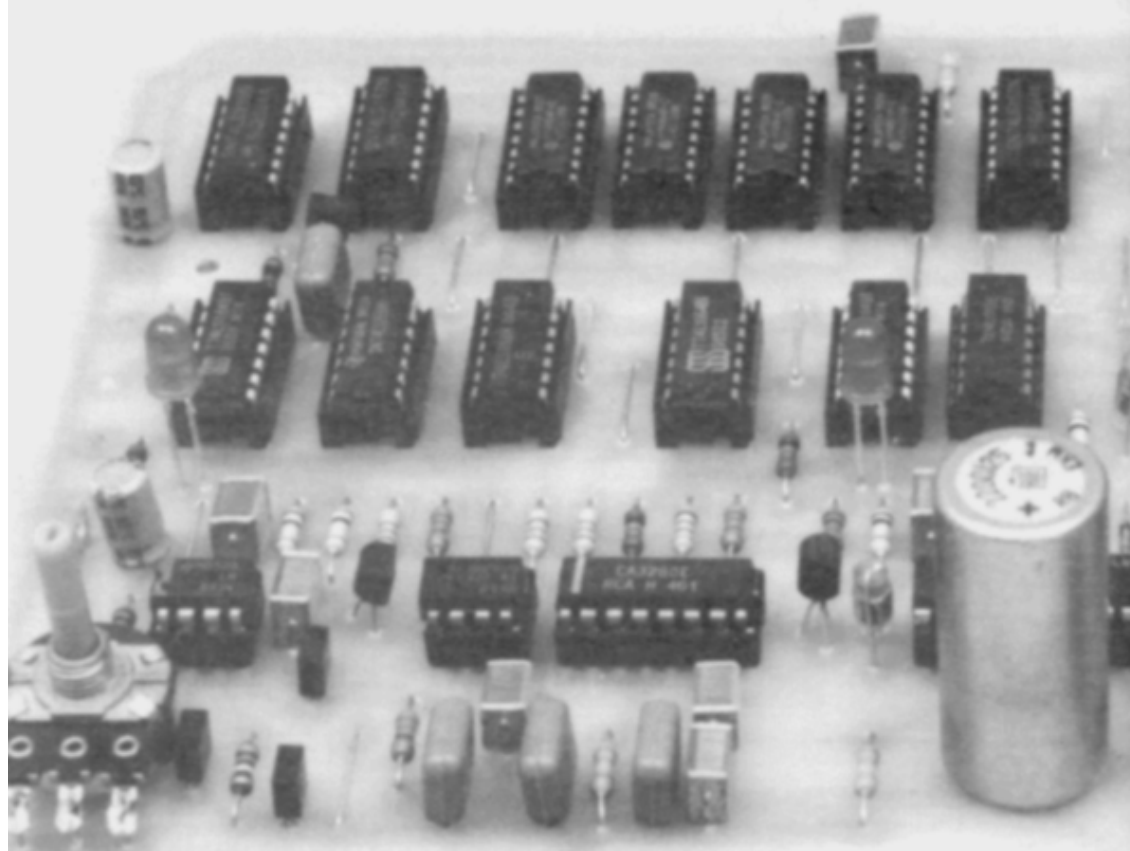


Delta-vertrager

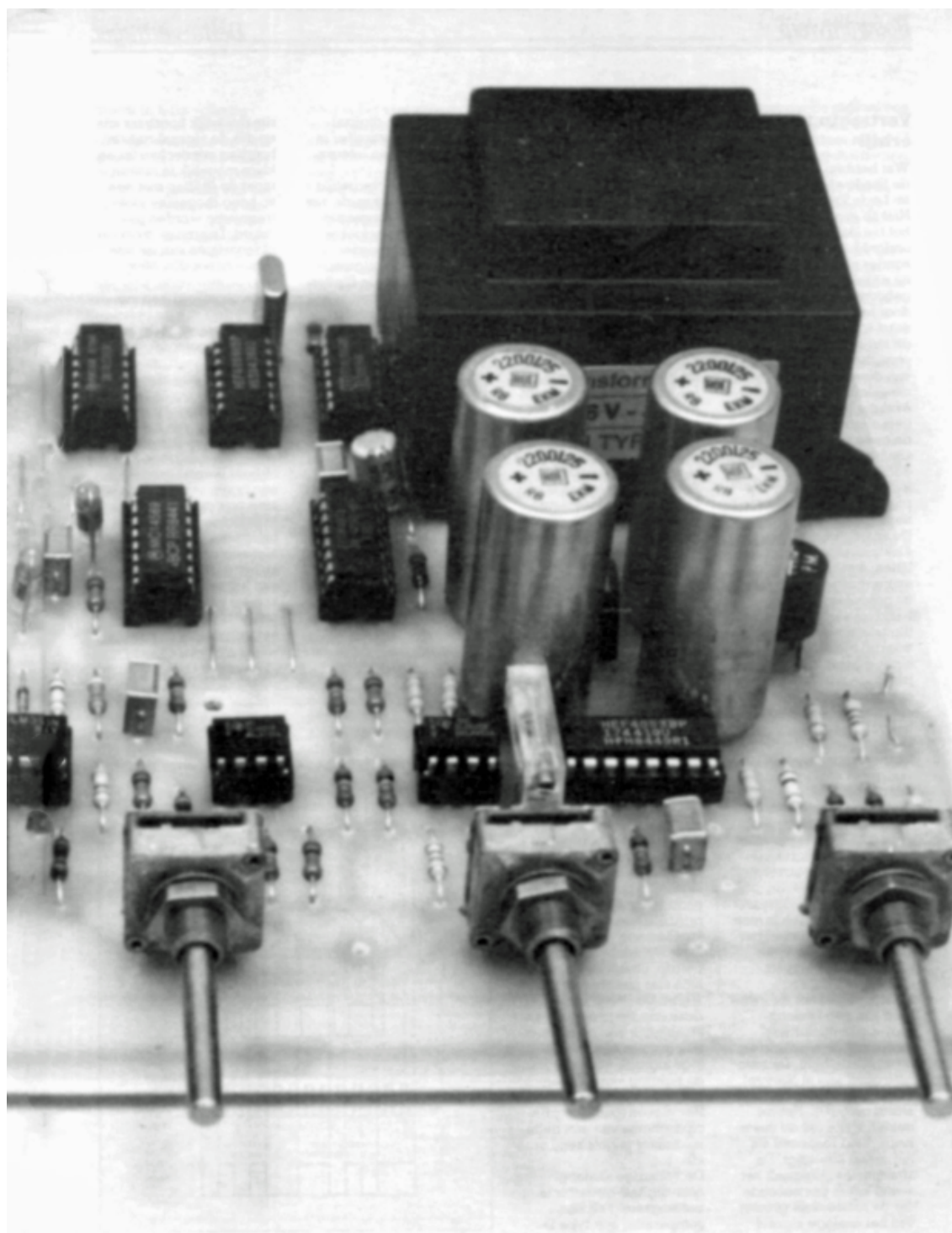
Echo met compact disk-kwaliteit

HANS JOCHEM HECKERT



„Digitaal“ is tegenwoordig in de audio-elektronica een soort toverwoord. Van zodra deze kreet bij een apparaat opduikt, stijgen de verwachtingen ten top. Bracht de digitaal werkende compact disk immers niet een immense kwaliteitsverbetering teweeg? Die verwachtingen zijn terecht als het gaat over professionele apparatuur. In de betaalbare prijsklasse is echter niet alles goud wat digitaal blinkt.

De in dit artikel beschreven digitale geluidsvertrager laat echter geen wensen over. En dat komt niet in de laatste plaats door gebruik te maken van de delta-modulatie-techniek voor het omzetten van het analoge signaal in een digitaal equivalent. Een techniek die in professionele kringen voor verouderd doorgaat, maar hier weer ten volle wordt gerehabiliteerd.



Vertraging hoort erbij!

Wat hebben Elvis Presley, de Shadows, Bob Marley en Louis Trenker gemeen? Niet zo erg veel, behalve het feit dat hun „sounds“ ondenkbaar zouden zijn zonder elektronische echo en nagalm. Dit specifieke geluidseffect werd in 1950 door Les Paul voor het eerst toegepast en is op dit moment een vast en onmisbaar bestanddeel van de amusementsmuziek. De technische evolutie heeft ook op dit gebied niet stil gezeten en de oude bandvertragingen zijn inmiddels vervangen door indrukwekkende 19-inch-kasten die voor sappige prijzen over de toonbank gaan. De analoge volledige elektronische vertraginglijnen, werkende met emmertjesgeheugens, zijn nu geheel en al achterhaald en vervangen door digitale schakelingen, waarbij het analoge signaal eerst in een digitale code wordt omgezet, opgeslagen in een schuifregister of RAM-geheugen en nadien weer via een digitaal-naar-analoog-omzetter naar een vertraagd analoge signaal wordt vertaald.

Ondanks de relatieve eenvoud van het principe zijn er een heleboel apparaten op de markt, waarvan de geluidskwaliteit absoluut onbevredigend is. En dit is in feite zeer merkwaardig, want technisch is men tegenwoordig in staat perfecte soortgelijke systemen zoals de compact disk te ontwerpen.

Maatgevend voor de kwaliteit van een analoog-naar-digitaal-geluidssysteem zijn de resolutie en de aftastnelheid. De resolutie geeft aan in hoeveel bits de analoge informatie wordt omgezet. Het zal duidelijk zijn dat de nauwkeurigheid toeneemt als het aantal bits stijgt. De aftastnelheid bepaalt het aantal keren per seconde dat de momentele grootte van het analoge signaal

wordt omgezet in een digitale code. Hoe hoger de aftastnelheid, hoe nauwkeuriger plotse en smalle geluidsvariaties worden gereconstrueerd. Compact disk-systemen werken met een resolutie van 16 bits en met een aftastnelheid van 44 kHz. Vele commerciële nagalmapparaten doen het met slechts 8 bits resolutie en een maximale aftastnelheid van 20 kHz. Het zal duidelijk zijn dat daardoor de maximaal te verwerken frequentie drastisch daalt: een bandbreedte van 6 kHz is geen uitzondering! Bovendien beïnvloedt de resolutie de maximale signaal-ruisverhouding. Bij 16-bits systemen is een theoretische signaal-ruisverhouding van 98 dB haalbaar. Bij 8-bits systemen is deze waarde gedaald tot 50 dB. Dus moet men allerlei middelen ter hulp roepen. De meest gebruikelijke is het tussenschakelen van een analoge compander (compressor/expander) waardoor men weliswaar de onacceptabele signaal-ruisverhouding iets kan opvijzelen, maar meer vervorming in de schakeling wordt geïntroduceerd.

Delta-vertrager

Het beschreven apparaat maakt gebruik van het delta-principe om het analoge signaal in een digitale code om te vormen. Bij dit principe kan men niet spreken van „de resolutie“ in de bekende zin van het begrip, omdat delta-modulatie met slechts één bit werkt. De pulsvolgorde op deze ene lijn is niet alleen afhankelijk van de momentele grootte van het analoge signaal, maar ook van de richting van de spanningsvariatie.

Het vereenvoudigde principeschema van een delta-modulator is getekend in afb. 1.

De volledige analoog-naar-digitaal-omzetter is samengesteld uit een comparator, een type D-

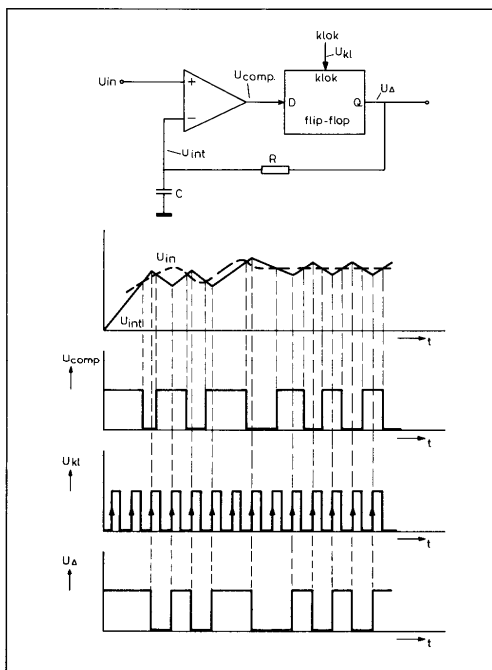
flipflop en een digitaal-naar-analoog-omzetter in de vorm van een integrator.

De comparator vergelijkt de momentele waarde van de analoge ingangsspanning met de teruggekoppelde geïntegreerde waarde van de uitgang van de flipflop. De flipflop wordt gestuurd met een kloksignaal. Bij iedere klokpuls wordt het logische signaal op de uitgang van de comparator (en dus op de D-ingang van de flipflop) in de bistabiele schakeling ingelezen. Uit de grafieken volgt dat het geïntegreerde flipflop-signaal het ingangssignaal getrouw volgt. Het analoge ingangssignaal wordt dus omgezet in een opeenvolging van „L“- en „H“-signalen waarvan de onderlinge breedteverhoudingen een maat zijn voor het verloop van de analoge ingangsspanning. Om de zogenoemde quantiseringsvervalsingen,

die duidelijk hoorbaar zijn en die de signaal-ruisverhouding verslechteren, zo klein mogelijk te maken, moet de flipflop met een zo hoog mogelijke klokfrequentie worden gestuurd. Daarnaast moet de tijdconstante van de integrator groot zijn. Maar daar iedere verhoging van deze grootte een vermindering van de reactietijd van het systeem op plotse spanningssprongen tot gevolg heeft, moet men een zorgvuldig compromis sluiten.

Een delta-modulatie wijkt dus nogal af van het gebruikelijke principe, waarbij het analoge signaal wordt omgezet in een binair woord. Toch kan men met delta-modulatie in principe veel betere resultaten verkrijgen dan met een parallel-omzetter, zij het dat aan het ontwerp van het systeem veel hogere eisen worden gesteld. De kwaliteit van het vertraagde signaal

Afb. 1 Principe van de delta-modulatie als analoog-naar-digitaal-omzetter.



wordt in feite volledig bepaald door de zorgvuldigheid waarmee de integrator van de delta-modulator is ontworpen. Zoals bij de bespreking van het schema zal blijken is aan dit aspect zeer veel zorg besteed. Men kan de delta-vertrager kwalitatief dan ook zonder meer vergelijken met veel duurdere apparaten.

Omdat voornaamste streven was een zo goed mogelijk apparaat te ontwerpen werd afgezien van het inbouwen van allerlei extra's, zoals een modulatie-mogelijkheid van de klokfrequentie. Wie daar prijs op stelt kan beter speciaal voor dit doel ontwikkelde schakelingen nabouwen, zoals flangers- of chorussystemen.

Het weglaten van deze op de meeste vertragers wel aanwezige mogelijkheden heeft als voordeel dat extra aandacht kan worden besteed aan de gebruikersvriendelijkheid van het apparaat. Zo kan bijvoorbeeld de vertragingstijd met een enkele potentiometer worden ingesteld tussen 6 en 506 ms, waarbij de ingestelde tijd op een drie-cijferige uitlezing verschijnt. Hier-

door is het niet alleen mogelijk een bepaald effect zeer nauwkeurig te reproduceren, maar kan men het apparaat bijvoorbeeld ook inzetten voor het compenseren van looptijdvertragingen in „public address“-installaties. Men kan de berekende looptijdverschillen tussen de verschillende luidsprekers (af te leiden uit de onderlinge afstanden) zeer eenvoudig op de uitlezing instellen. Voor gebruik op het podium is de mogelijkheid aanwezig de vertragingstijd door middel van een pedaal te sturen. Een in de praktijk zeer nuttig extraatje is waard even apart genoemd te worden. In het lage gebied van 6 tot 90 ms (in vakkringen slapback genoemd) wordt de mengverhouding tussen origineel signaal en vertraagd signaal op 1 : 1 ingesteld, waarbij het vertraagde signaal slechts éénmaal de vertrager doorlopen heeft. Bij langere vertragingstijden worden automatisch de instellingen van de potentiometers op de frontplaat overgenomen, waarmee zowel de mengverhouding als het aantal vertragingssyclussen, die worden

gemengd zijn gedefinieerd.

Blokschema

Het blokschema van de delta-vertrager is getekend in afb. 2. In wezen wijkt dit niet af van een standaardschakeling. Het analogeingangssignaal doorloopt eerst een voorversterker, de meng- en het noodzakelijke laagdoorlaatfilter. Dit filter noemt men „anti-aliasing“-filter en is noodzakelijk om de bandbreedte van het te verwerken signaal te beperken tot ongeveer één derde van de afdastfrequentie van de analoog naar digitaal omzetter. Zonder dit filter zouden er grote vervormingen ontstaan.

De gedigitaliseerde informatie wordt opgeslagen in een 4×64 kB RAM-geheugen. Na het vertraagd uitlezen van deze informatie (op dit proces berust de signaalvertraging!) wordt de digitale code weer door middel van een digitaal-naar-analoog-omzetter omgevormd tot een analoog signaal. Dit wordt gemengd met de niet vertraagde informatie en aan de uitgangstrap aangeboden. Natuurlijk kan men

het vertraagde signaal ook terugvoeren naar de ingang, waardoor meer-malen vertraagde effecten ontstaan.

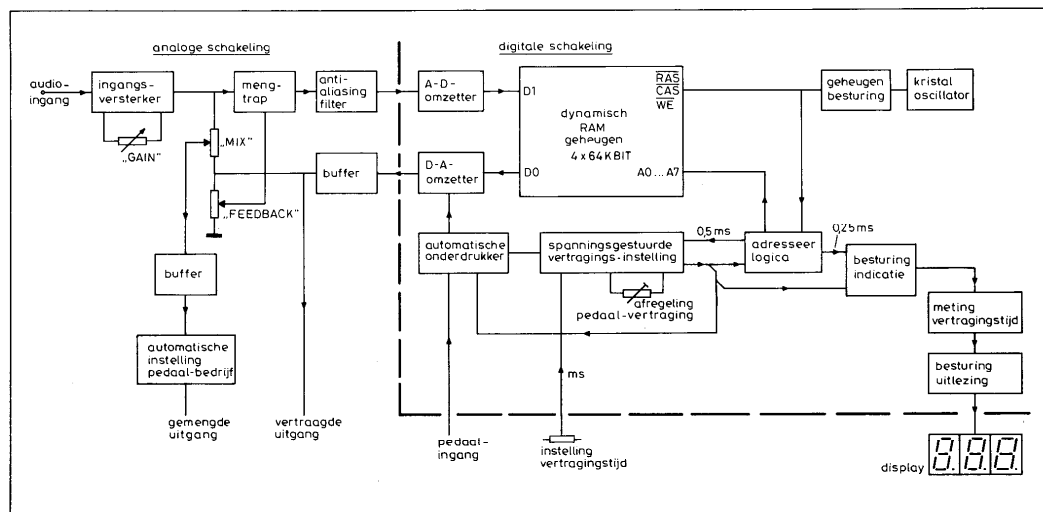
Het digitale deel van de schakeling is samengesteld uit de voor de sturing van het RAM-geheugen en ADC noodzakelijke kristaltijdbasis en generator van de voor het proces noodzakelijke pulsen.

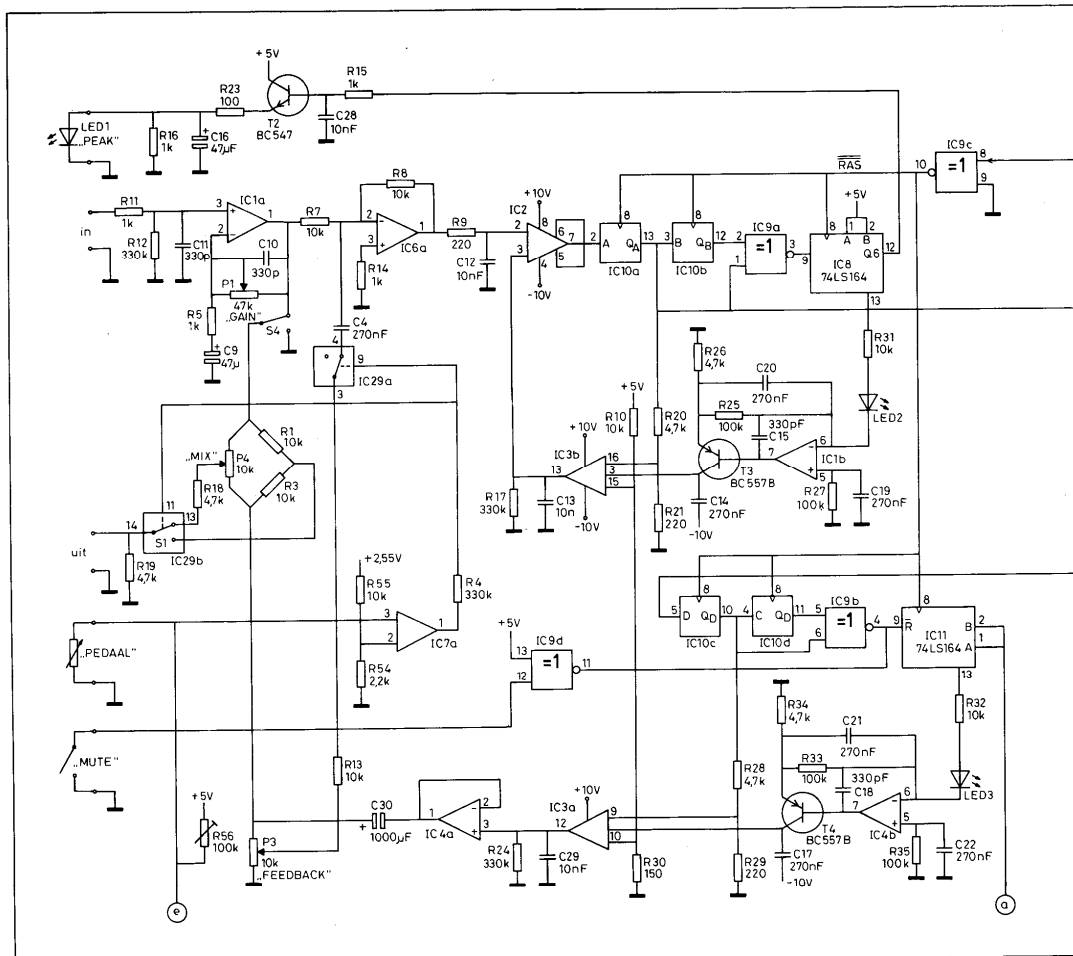
Daarnaast is een drie-decaden uitlezing van de ingestelde vertragingstijd aanwezig en een automatische omschakeling van manuele instelling naar slapback.

Praktisch schema van de analoge schakeling

Het volledig uitgewerkte blokschema is zeer complex en vandaar uitgesmeerd over een aantal afbeeldingen. Afb. 3 toont de analoge schakelingen, de analoog-naar-digitaal-omzetter, de geheugenbesturing en de digitaal-naar-analoog-omzetter. Het te vertragen signaal wordt aangeboden aan de ingang van de rond operationele versterker IC1a samengestelde voorversterker. Met potentiometer

Afb. 2 Blokschema van de delta-vertrager.





Afb. 3 Analoge schakelingen, ADC, geheugen, geheugensturing en DAC.

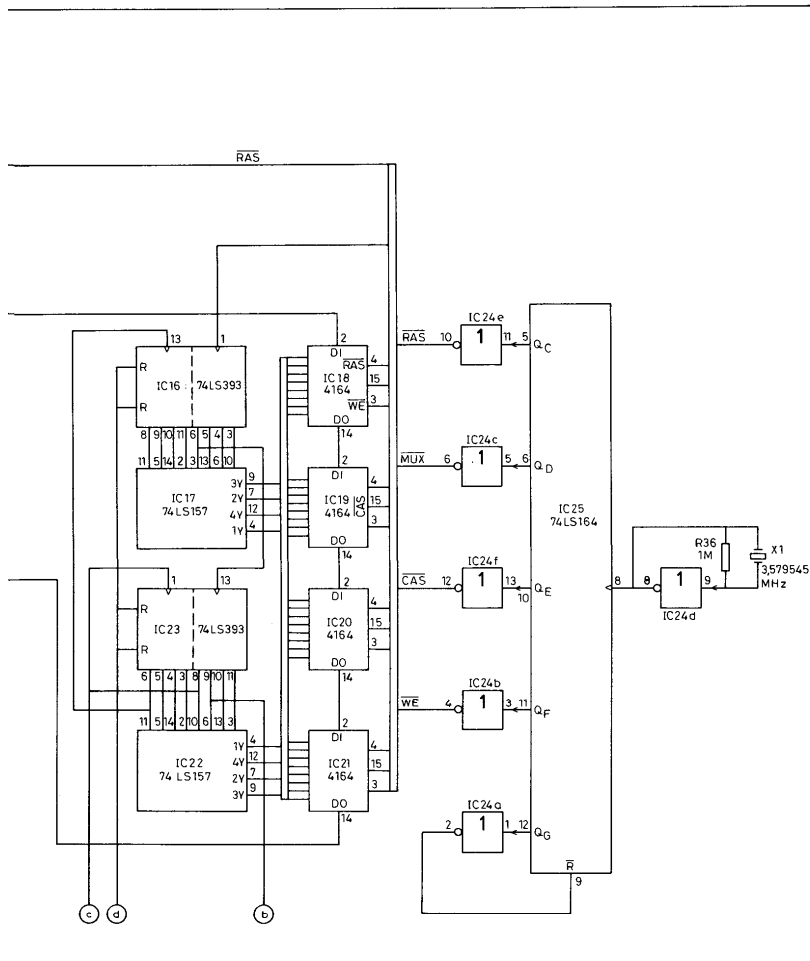
P1 GAIN kan men de versterking van deze trap instellen tussen 0 en 34 dB, zodat men alle mogelijke signaalbronnen, van gevoelige microfoons tot lijnuitgangen van standaardmengpanelen, kan verwerken. Te grote signaalpieken worden gedetecteerd en sturen transistor T2 in geleiding, waardoor de PEAK-LED gaat oplichten. Deze signalen worden echter niet uit de voorversterker afgeleid, maar uit de analoog-naar-digitaal-omzetter.

Operationele versterker IC6a is de mengtrap, die het ingangssignaal mengt met het vertraagde uitgangssignaal. De mengverhouding en daarmee de lengte van het nagalm-effect kan worden ingesteld door het verdraaien van potentiometer P3, de FEEDBACK. De terugkoppeling kan echter ook worden uitgeschakeld door het bedienen van omschakelaar S3. De schakeling werkt met een zeer hoge klokfrequentie. Het is dan ook niet noodzakelijk het anti-

aliasing-filter actief uit te voeren. Een eenvoudig RC-laagdoorlaatfiltertje (R9-C12) volstaat. De uitgang van dit filter gaat naar de ingang van de in de volgende paragraaf beschreven ADC. Op de uitgang van IC3a (pin 12) staat het vertraagde analoge signaal van de DAC. Dit signaal wordt eerst gefilterd (R24-C29) en via buffer IC4a aan de uitgang aangeboden. MIX-potentiometer P4 staat geschakeld tussen het niet vertraagde en het wel vertraagde signaal. Door

de looper heen en weer te bewegen kan men op de uitgang dus een tussen 0 en 100 % in te stellen menging van vertraagd en niet vertraagd signaal instellen.

Omdat het de bedoeling is automatisch om te schakelen naar slappack zijn de omschakelaars S1 en S3 elektronisch uitgevoerd. Er wordt daarvoor nu eens niet de standaard CD4066 ingehuurd, maar de CD4053, een drievoudige analoge multiplexer. Dit IC bevat drie elektronische



omschakelaars, iedere schakelaar kan door één stuursignaal worden bestuurd. De twee stuur-ingangen van S1 en S3 zijn parallel geschakeld en worden uit de output van comparator IC7a gevoed. Wij komen daar later op terug.

ADC en DAC

Vergeleken met het basis-schema van een delta-modulator uit afb. 1 is de praktische schakeling tamelijk gecompliceerd. Het zou in het kader van

deze bouwbeschrijving te ver voeren deze schakeling tot in alle details te gaan ontrafelen. De geïnteresseerde lezer wordt verwezen naar hoofdstuk 12 van het „Analog Data Book” van Harris Semiconductor, waar uitvoerig wordt ingegaan op het principe van analoog-naar-digitaal-omzetting door middel van delta-modulatie. IC2 is de ingangscmparator en IC10a de D-flipflop. Tot zover wijkt deze schakeling niet af van het blokschema van afb. 1.

Maar de schakeling van de noodzakelijke integrator is zeer gecompliceerd en dat is maar goed ook, want dit blok bepaalt in feite volledig de kwalitatieve eigenschappen van het volledige apparaat! De integrator is samengesteld uit een bestuurbare stroombron, samengesteld rond IC1b en T3, een OTA IC3b, een passieve integrator C13-R17 en een digitale niveau-detector. Het grote zwakte punt van de basisschakeling van afb. 1 is namelijk de tijdconstante van de integra-

tor. Het zal duidelijk zijn dat het de bedoeling is dat het teruggewonnen analoge signaal zo getrouw mogelijk het origineel volgt. Nu is dat onmogelijk met een vaste tijdconstante. Als het ingangssignaal een plotse piek vertoont zou de tijdconstante klein moeten zijn om deze piek zo snel mogelijk te volgen. Als het signaal constant is moet de tijdconstante groot zijn, omdat anders het herwonnen signaal te veel heen en weer gaat schommelen rond de constante waarde. Vandaar dat bij deze schakeling voor een nooit eerder vertoonde combinatie van snelle en trage reactietijd van de integrator is gekozen. De werking, in het kort, is als volgt. De digitale uitgangspulsen van de flip-flop sturen via weerstand R20 de ingang van de OTA IC3b. De OTA is in feite een bestuurbare stroombron, waarvan de uitgangsstroom afhankelijk is van het spanningsverschil tussen beide ingangen en een stroom I_{ABC} . De digitale pulsen worden omgezet in een positieve of negatieve uitgangsstroom, die condensator C13 gaat op- of ontladen. In feite is dit niets meer dan een enigszins uitgebreide versie van de basis-integrator. De tijdconstante van dit systeem is berekend voor het zo getrouw mogelijk volgen van kleine variaties van het ingangssignaal. Als de ingang echter plots stijgt of daalt, zal de flipflop een tijdlang ofwel een continu „L”- of „H”-signaal afleveren. Dit verschijnsel wordt gedetecteerd door het schuifregister IC8 en EXOR-poort IC9a. Zolang de flipflop een afwisseling van „L”- en „H”-signalen levert zal de EXOR het schuifregister resetten. De EXOR vergelijkt namelijk de polariteit van een uitgangspuls van de flipflop met deze van de vorige puls. Dat gaat vrij eenvoud-

dig door een extra flipflop IC10b achter de basisflipflop IC10a te schakelen. Als het uitgangssignaal van de eerste flipflop echter meer dan acht klokpulsen lang constant blijft, zal de EXOR het schuifregister niet resetten en zal de uitgang van het register de stroombron IC1b-T3 aansturen. Deze schakeling levert de I_{ABC} voor de OTA, waardoor de uitgangsstroom van deze schakeling stijgt. Hetgeen hetzelfde effect heeft als zou men de tijdconstante van de integrator opeens flink hebben verlaagd. De stijgtijd van de stroombron is afhankelijk van de waarde van de onderdelen R31 en C20 en de daaltijd van R25 en C20. De waarde van deze onderdelen is zeer belangrijk en bepalen de lineaire werking van de delta-modulator in niet geringe mate. Een vrijwel identieke schakeling wordt gebruikt voor het omzetten van de vertraagde digitale informatie in het analoge uitgangssignaal. Kijk maar naar het schema rond IC11, IC4b, T4, IC10a en -b en IC3a! Het enige verschil is in feite dat deze DAC is voorzien van een MUTE-schakeling (stom-schakeling of onderdrukker), waar wij later op terug komen. Om de identieke werking te garanderen wordt er gebruik gemaakt van een dubbele OTA CA3280 in plaats van de bekende en goed verkrijgbare enkelvoudige CA3080.

Geheugen-schakeling

Het geheugen is samengesteld uit vier dynamische RAM's met ieder een capaciteit van 64 kB. Niet gering, maar wel noodzakelijk als men bedenkt dat de klokfrequentie gelijk is aan 50 kHz(!) en er dus voor het realiseren van een halve seconde vertraging niet minder dan 250000 geheugencellen noodzakelijk zijn.

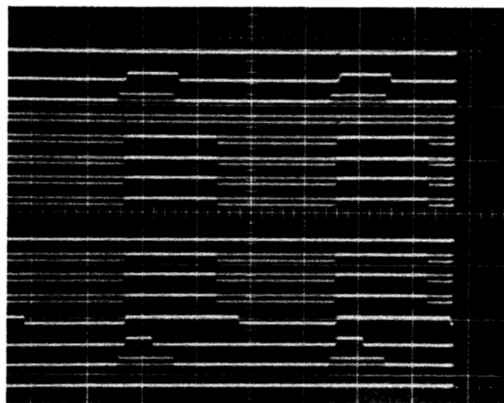
De ontwerper heeft gekozen voor het toepassen van dynamische geheugens van het type 4164. Deze zijn weliswaar moeilijker aan de praat te krijgen dan hun statische soortgenoten, maar hebben het voordeel dat de verhouding aantal cellen tot aantal IC's erg groot is. Of, iets minder literair uitgedrukt, men heeft veel minder IC's nodig om een bepaalde geheugeninhoud te krijgen. De voor de „refresh” en de besturing noodzakelijke signalen worden gegenereerd door een uit een kristaloscillator gestuurd acht-bits schuifregister IC25. De vier noodzakelijke signalen RAS-niet, MUX-niet, CAS-niet en WE-niet worden van vier opeenvolgende uitgangen van het register afgetakt en geïnverteerd (IC24) aan het geheugensysteem aangeboden. Afb. 4 geeft een overzichtje van alle besturingssignalen. Een volledige leesscyclus neemt zeven oscillatorpulsen in beslag. Uit de kristalfrequentie van 3,579 MHz kan men een periode van 279 ns berekenen. De aftastfrequentie is dus gelijk aan 7×279 ns ofte wel 511 kHz. De adressering van de DRAM's wordt uitgevoerd door IC16, -17, -22 en -23. IC16 en IC23, dub-

bele vier-bits tellers, selecteren de rij uit de geheugenmatrix waarin op een bepaald moment wordt gelezen en geschreven, IC17 en IC22 (viervoudige flipflops) selecteren de kolom. De aangesproken geheugencel wordt eerst uitgelezen en aan de reeds besproken DAC aangeboden en nadien onmiddellijk weer gevuld met de nieuwe informatie die door de basisflipflop van de delta-modulator (pen 13 van IC10a) ter beschikking wordt gesteld. Het uitgelezen bit is dus maximaal 250000 cyclussen vertraagd hetgeen overeen komt met ongeveer 0,5 s.

Variabele vertragingstijd

Meestal wordt de vertraging van een audio-vertrager regelbaar gemaakt door het variëren van de klokfrequentie. Dit systeem heeft echter enige nadelen, waarvan de niet constante signaal-ruisverhouding de meest opvallende is. Bij de in dit artikel beschreven schakeling wordt een geheel afwijkend principe toegepast. De vertraging wordt geregeld door een min of meer groot gedeelte van de volledige RAM-capaciteit uit te schakelen. In principe is niets eenvoudiger dan dat. Het volstaat een resetpuls op te wekken en met deze puls de adresdecoders van de DRAM-IC's te sturen. Problemen ontstaan als men er prijs op stelt dat de vertragingstijd instelbaar is door middel van een potentiometer. Eenvoudige RC-tijdschakelingen zijn niet nauwkeurig genoeg voor deze toepassing. Het is immers absoluut noodzakelijk dat voor een éénmaal ingestelde tijd steeds even veel geheugencellen in gebruik blijven. De geringste wijziging van dit aantal voert tot volstrekt onvoorspelbare effecten! Het schema van de regelbare tijdstelling is getekend in afb. 5 en is tamelijk ingewikkeld. In principe komt het er op neer dat een met een potentiometer instelbare zeer stabiele spanning (P2, gevoed uit een nauwkeurige referentiespanning van +2,55 V) door middel van een analoog-naar-digitaal-omzetter (IC15) wordt omgezet in een acht-bits binaire code. Deze code wordt aan de programmeeromgevingen van een programmeerbare deler (IC14) aangeboden. Deze deler telt de pulsen, die verantwoordelijk zijn voor het selecteren van de kolommen van het geheugen-array en zal na doorlopen van de geprogrammeerde deelfactor een resetpuls naar de adresdecoders sturen. De deelfactor is instelbaar tussen 1 en 256, zodat de resetpulsen met een herhalingsfrequentie van 1 tot 128 ms kunnen worden ingesteld. De analoog naar digitaal omzetter IC15 wordt gestuurd uit een klokoscillator rond IC13a en -d. De gelijkspanning die de vertragingstijd bepaalt wordt afgeleid uit de door de ADC gegenereerde referentiespanning van +2,55 V. De vaste weerstanden R45 en R56 bepalen de uiterste grenzen van het systeem op 6 en 506 ms.

Afb. 4 Besturingspulsen voor het geheugen.



De spanning op de loper van DELAY-potentiometer P2 wordt in een venster-discriminator (IC7b, IC5a en -b) vergeleken met de analoge uitgangsspanning van de ADC. Zolang beide spanningen aan elkaar gelijk zijn levert de discriminator geen signaal aan de klokschakeling rond IC13. De ADC wordt niet gestuurd en de bestaande binaire code op de acht uitgangen blijft stabiel. Verdraait men echter de potentiometer, dan zal de discriminator onmiddellijk een verschil tussen in- en uitgangsspanning van de ADC vaststellen en de klokschakeling sturen. De ADC start en past zijn uitgangscode aan op de nieuwe spanning van de loper van P2. Op het moment dat dit een feit is zal de uitgangsspanning van de ADC weer gelijk worden aan de nieuwe instelwaarde van de vertragingsspanning en schakelt de discriminator de klokschakeling van de ADC weer uit. De programmeerbare deler van het type MC14569 past zijn deelfactor aan op de binaire code die door de ADC op de acht D-ingangen wordt aangeboden. De deler telt de pulsen (0,5 ms) van adres 7 van de kolomselector IC23 en zal na het doorlopen van het geprogrammeerd aantal pulsen via IC13c en -b een resetpuls aan de adresdecoders (RESET-ingang van IC16 en IC23) leveren.

Onderdrukking noodzakelijk!

In één van de vorige paragrafen is er reeds op gewezen dat de schakeling is voorzien van een zogenoemde stomschakeling of onderdrukker. Dit heeft in feite niets met bedieningscomfort te maken, maar alles met een nare eigenschap van de gebruikte schakeling voor het instellen van de vertragingstijd. Op het moment dat men de spanning aan de ingang van de

ADC wijzigt zal deze schakeling snel na elkaar een aantal wisselende uitgangscodes produceren. Deze beïnvloeden de programmeerbare deler en dus ook de resettijd van het geheugen. Door de snel wisselende geheugendiepte zullen er zeer grote en duidelijk hoorbare storingen ontstaan in de manier waarop de geluidsmonsters in het geheugen worden opgeslagen. Eén en ander heeft tot consequentie dat het absoluut noodzakelijk is de schakeling het zwijgen op te leggen telkens als men de vertragingstijd verandert. Voor dit doel is schuifregister IC12 aanwezig. Dit schuifregister wordt gestuurd met de resetpuls van de programmeerbare deler. De reset van het register is echter verbonden met de klokoscillator van de ADC. Op het moment dat men de vertragingstijd varieert gaat de klokoscillator werken. Het schuifregister wordt gereset, de uitgang (pen 10) gaat naar „L”. Deze uitgang is verbonden met de data-ingangen A en B van het schuifregister IC11 in de DAC, die de geheugeninformatie weer in een analoge signaal omvormt. Door deze „L” loopt het schuifregister leeg en wordt OTA IC3a niet meer gestuurd. Het vertraagde analoge signaal valt weg. Rest nog te verklaren waarom deze onderdrukking wordt gestuurd uit een schuifregister. Op het moment dat ADC IC15 zijn digitale uitgangen heeft aangepast aan de nieuwe, met P2 ingestelde vertraging, zal de venster-discriminator de klokschakeling uitschakelen. De reset van IC12 valt weg, de resetpuls, die door IC14 worden geleverd aan de klokingang van IC12, doorlopen het schuifregister. Na vier resetpulsen wordt de uitgang Q_E van het register „H”, de DAC van het geluid wordt weer geactiveerd. Er ontstaat

dus een tijd van vier volledige cyclussen waarin het systeem zich volledig kan stabiliseren op de nieuwe ingestelde vertragingstijd en waarin geen vertraagde informatie hoorbaar is. Op deze manier is men er zeker van dat niets hoorbaar is van alle processen die zich in de schakeling afspelen als gevolg van het verdraaien van P2. Nu deze automatische onderdrukker toch aanwezig moest zijn lag het voor de hand deze uit te breiden met een MUTE-schakelaar. Deze schakelaar legt één van de ingangen van EXOR IC9d aan „L”, waardoor hetzelfde effect ontstaat als bij het verdraaien van P2. De uitgangs-DAC wordt uitgeschakeld en het vertraagde signaal is niet hoorbaar.

Pedaalbediening

Zoals reeds gezegd heeft dit apparaat de eigenschap dat bij pedaalbediening en bij instelling van korte vertragingstijden er automatisch wordt omgeschakeld naar een vaste mengverhouding tussen niet en wel vertraagd signaal. Deze omschakeling wordt uitgevoerd met elektronische omschakelaar IC29. Eerst maar eens kijken naar afb. 5. Elektronische schakelaar S2 wordt gestuurd uit een spanningsdeler tussen de massa en de +5 V. Deze deler is samengesteld uit de weerstanden R57, R58 en R56 in afb. 3. Zonder pedaal staat de stuur-ingang van S2 op „H”, de schakelaar staat in de getekende stand. Sluit men een pedaal aan, dan wordt er een extra weerstand naar de massa geschakeld en de spanning op pen 10 van IC29 daalt tot minder dan 2,5 V. Schakelaar S2 schakelt om, de ingang van de tijdbepalende schakeling van afb. 5 wordt nu verbonden met pedaallijn e. Met R56 kan men het spanningsgebied

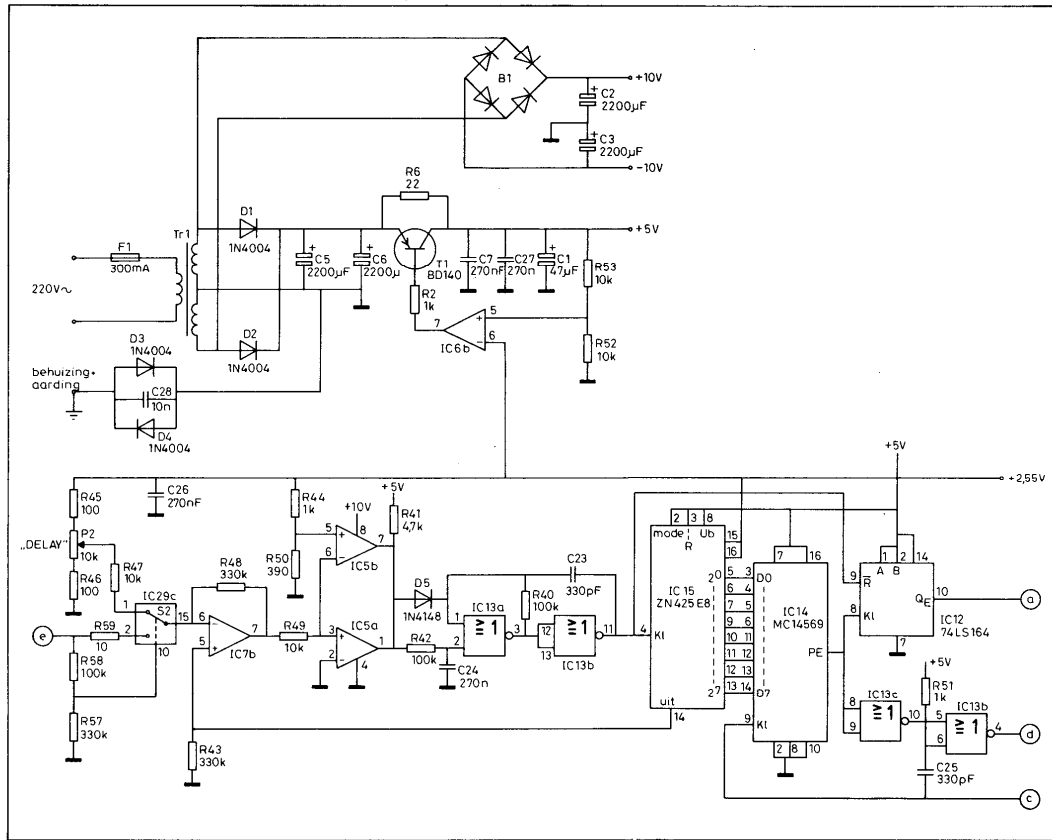
instellen tussen 0 en 2,5 V. IC7a (wij zijn nu weer in de schakeling van afb. 3) is als comparator geschakeld en zal ervoor zorgen dat de elektronische omschakelaars S1 en S3 omschakelen als de met het pedaal ingestelde vertraging kleiner wordt dan 90 ms. Op dat moment onderbreekt S3 de verbinding tussen het vertraagde signaal en de ingangsmenger (de herhaalde vertraging valt weg) en stelt S1 de mengverhouding tussen in- en uitgangssignaal in op een door R1 en R3 bepaalde constante verhouding. Beide weerstanden zijn even groot, het uitgangssignaal bevat even veel niet en wel vertraagd signaal.

Voeding

De voeding van het apparaat is ook in afb. 5 getekend. Voor de analoge schakelingen worden ongestabiliseerde spanningen van ± 10 V gebruikt, rechtstreeks afgeleid uit een 2×6 V-trafo. De digitale schakelingen worden gevoed uit +5 V. Omdat er niet zoveel spanningsreserve is, wordt er geen gebruik gemaakt van een standaardspanningsstabilisator, maar van een ouderwetse transistorstabilisator. T1 wordt gestuurd uit verschilversterker IC6b. Deze vergelijkt de uitgangsspanning van de transistor (via weerstandsdeler R52-R53) met de zeer stabiele referentiespanning van ADC IC15. Het resultaat is een zeer stabiele +5,10V-voedingsspanning. Weerstand R6 is noodzakelijk om de stabilisator bij het aanzetten van de voeding op te starten, maar zorgt bovendien voor een ontlasting van de serie-transistor tijdens het bedrijf.

Uitlezing van de vertragingstijd

De uitleesschakeling van de vertragingstijd is gete-



Afb. 5 Schakeling voor het regelbaar maken van de vertragingstijd en de voeding.

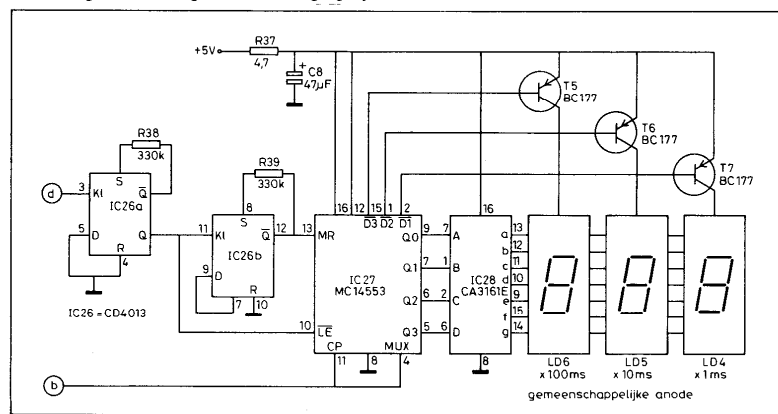
kend in afb. 6. Er wordt gebruik gemaakt van een multiplexsysteem en dit kan zonder gevaar voor storingen, omdat deze schakeling op een afzonderlijk printje is ondergebracht en dus ver uit de buurt van de analoge kringen blijft. Hart van de schakeling is een drievoudige decimale teller IC27 met multiplex-uitgangen, een BCD-naar-zeven-segments decoder met stroombronuitgangen IC28, drie transistoren die de uitlezingen selecteren en een dubbele flipflop IC26 die het geheel stuurt. De resetpuls van het geheugen MR-AI wordt via data-flipflop IC26a aangeboden aan de latchenable-ingang van de teller. De momentele tel-

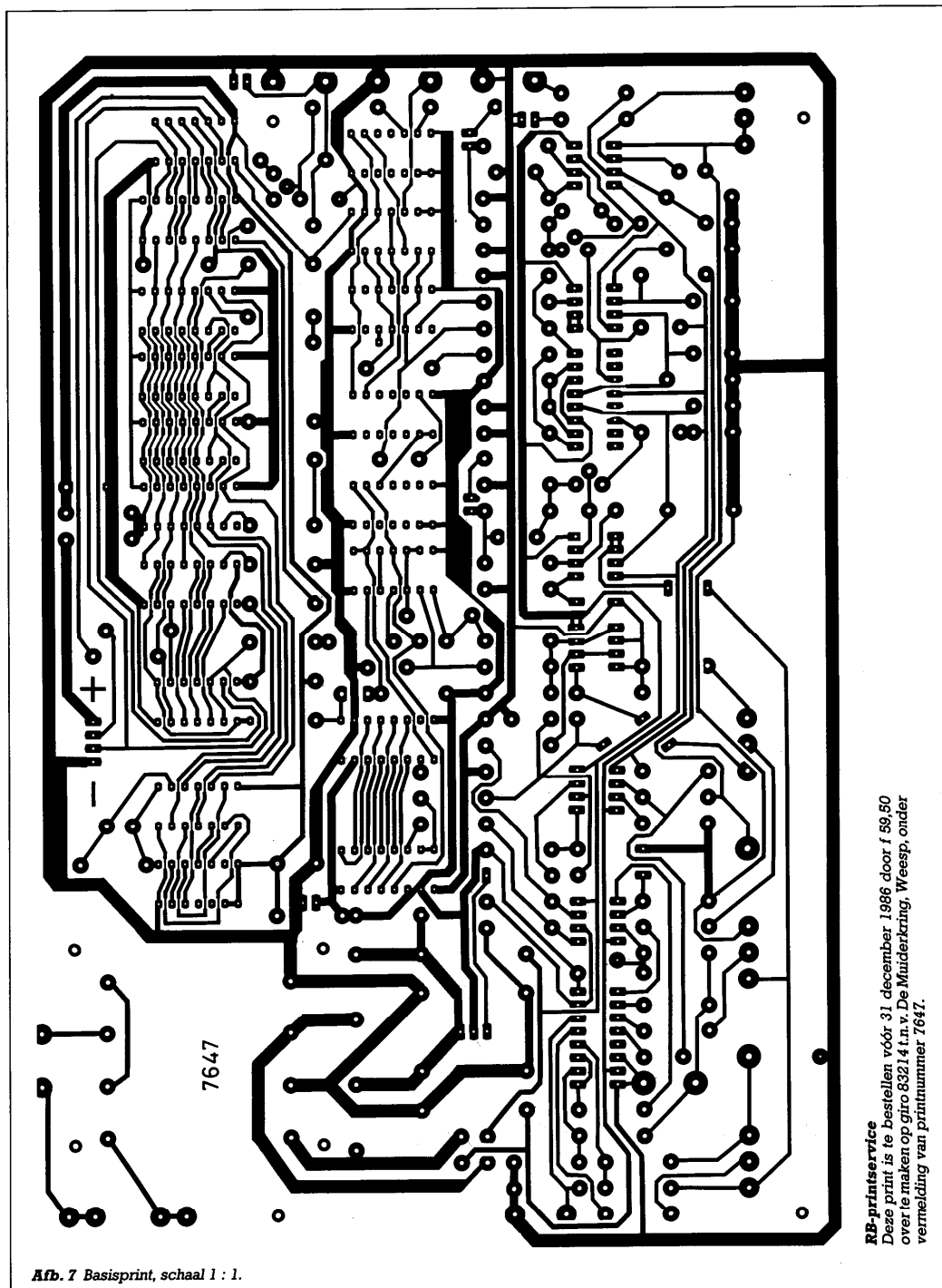
lerstand wordt overgenomen door het buffergeheugen in IC27 en via

IC28 zichtbaar gemaakt op de uitlezing. De tweede flipflop IC26b wekt op

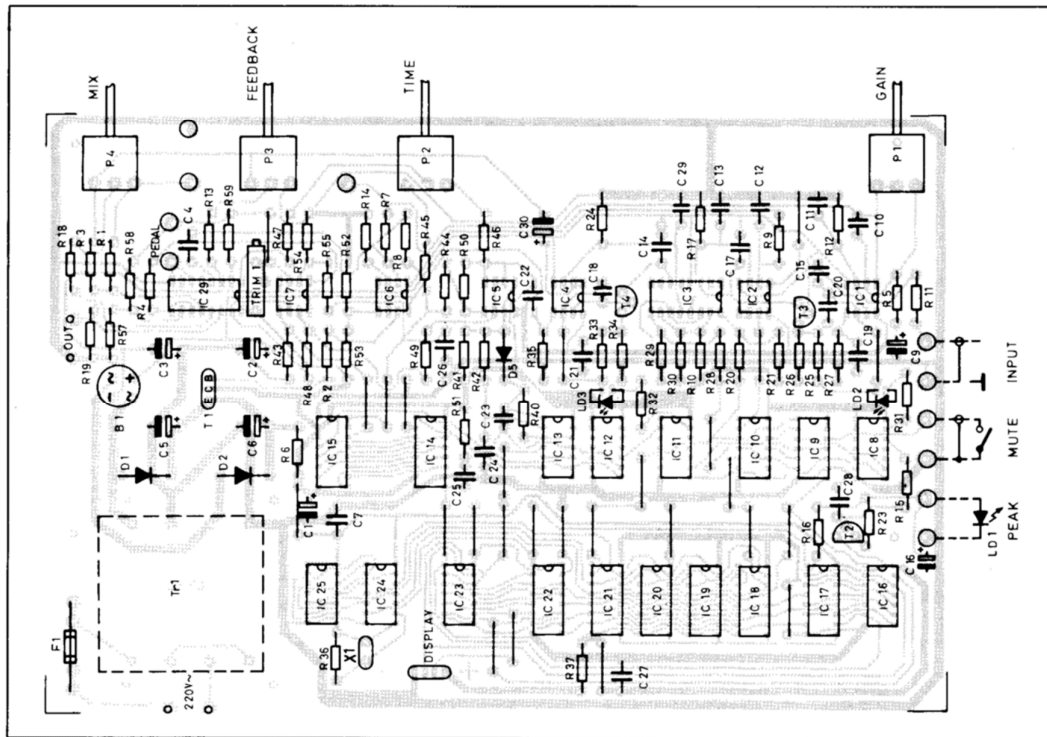
daarop een resetpuls op, waardoor de drie decimale tellers in IC27 reset-

Afb. 6 Digitale uitlezing van de vertragingstijd.





Afb. 7 Basisprint, schaal 1 : 1.



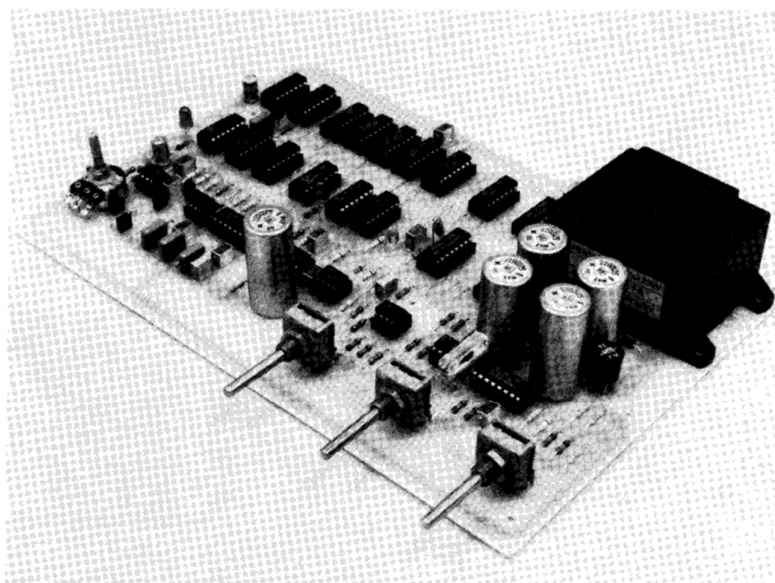
Afb. 8 Componentenopstelling van de basisprint.

tenen een nieuwe meet-cyclus kan starten. De teller telt de pulsen die op adres 6 van kolomselector IC23 ontstaan en het aantal getelde pulsen tussen twee resetpulsen geeft de vertragingstijd in milliseconde. De frequentie waarmee het multiplex-systeem werkt wordt ook bepaald door de kolom-selector, waaruit een rustige 4kHz-uitlesing ontstaat.

Massa en aarding van de schakeling

Het apparaat werkt met zeer snelle pulsen die flink wat straling veroorzaken. Om storingen in andere apparatuur te vermijden moet de vertrager dan ook in een metalen behuizing worden gebouwd. Nu doet zich daarbij het eeuwige

Afb. 9 Gemonteerde basisprint.



Onderdelenlijst**Halfgeleiders**

IC1, IC4	NE5532 (LM833)
IC2	LM311
IC3	CA3280
IC5	LM393
IC6, IC7	RC4558
IC8, IC11, IC12, IC25	74LS164
IC9	74LS266
IC10	72LS98
IC13	CD4001
IC14	MC14569BCP
IC15	ZN425E-8
IC16, IC23	74LS393
IC17, IC22	74LS157
IC18, IC19, IC20, IC21	4164 (64 K. DRAM)
IC24	HEF40106
IC26	CD4013
IC27	MC14553
IC28	CA3161E
IC29	HEF/CD4053
D1, D2, D3, D4	1N4004
D5	1N4148
LED1	Ø 5 mm, rood, met houder
LED2, LED3	Ø 5 mm, groen
LED4, LED5, LED6	HA1108, oranje of D201PA
T1	BD140
T2	BC547B
T3, T4, T5, T6, T7	BC557B

Weerstanden

R1, R3, R7, R8, R10, R13, R31, R32, R47, R49, R52, R53, R55, R59	10 kΩ
R2, R5, R11, R14, R15, R16, R44, R51	1 kΩ

R4, R12, R17, R24, R43, R48, R57	330 kΩ
R6	22 Ω
R9, R21, R29	220 kΩ
R18, R19, R20, R26, R28, R34, R41	4,7 kΩ
R23, R45, R46	100 Ω
R25, R27, R33, R35, R40, R42, R58	100 kΩ
R30	150 Ω
R36	1 MΩ
R37	4,7 Ω
R44, R54	2,2 kΩ
R50	390 Ω
R56	100 kΩ, 10 slagen instelpot
Alle weerstanden 0,25 W, 5 %	

Condensatoren

C1, C9, C16	47 µF, 6,3 V, steek 2,5 mm
C2, C3, C5, C6	2200 µF, 16 V, steek 7,5 mm
C4, C7, C14, C17, C19, C20,	
C21, C22, C24, C26, C27	270 nF, steek 7,5 mm
C8	47 µF, 6,3 V
C10, C11, C15, C18, C23, C25	330 pF, steek 5 mm
C12, C13, C28, C29	10 nF, steek 7,5 mm
C30	1000 µF, 16 V, steek 7,5 mm

Overige

Nettrafo, 2× 6 V en 1 A.
 Netschakelaar.
 3 aderige snoer.
 Kabeldoorvoer.
 Stekermateriaal 2× mono, 2-polig met schakelcontacten, 1-polig verbrekend; bestelnummer 13.049.000.
 Enkelzijdige printen nr. 7646 en 7647 (bestellen vóór 31 december 1986 bij De Muiderkring, Weesp).

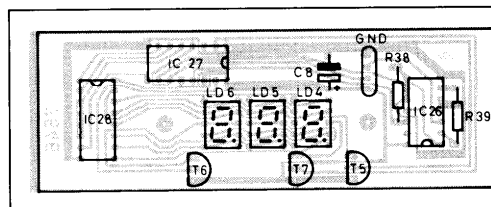
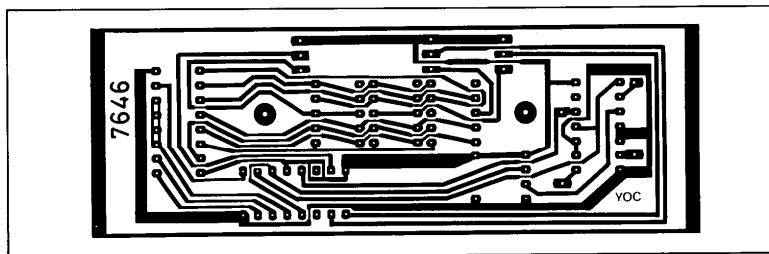
dilemma voor dat het uit veiligheidsoverwegingen aan te bevelen is de metalen kast te aarden, maar dat daardoor het

grote gevaar ontstaat dat er met andere eveneens geaarde apparaten massalussen worden gevormd. En massalussen zijn het

grootste probleem in gevoelige geluidsschakelingen!
 De ontwerper heeft daarvoor een ingenieuze

oplossing gevonden. De volledige elektronica wordt geïsoleerd van de behuizing, dus ook alle in- en uitgangen. De massa van de schakeling wordt via een netwerkje D3, D4 en C28 (zie afb. 5) met de metalen kast en eventueel met de aarde verbonden. Deze drie onderdelen zijn niet op de print ondergebracht en moeten dus vrij worden bedraad. De condensator zorgt voor een effectieve hoogfrequente verbinding tussen massa en aarde, de twee dioden vormen een uitstekende afleiding van hoge spanningen die in de schake-

Afb. 10 Uitleesprint, schaal 1 : 1.



Afb. 11 Componentenopstelling van de uitleesprint.

RB-printservice

Deze print is te bestellen vóór 31 december 1986 door f 17,50 over te maken op giro 83214 t.n.v. De Muiderkring, Weesp, onder vermelding van printnummer 7646.

ling zouden kunnen ontstaan.

Bouw van de schakeling

De volledige elektronica is ondergebracht op twee printen. De grote print van afb. 7 bevat alle onderdelen van de schakeling, behalve de digitale tijdindicatie.

Afb. 8 geeft de componentenopstelling van deze print, zie ook afb. 9. De bouw is niet kritisch, wel moet men er bij de aankoop van de onderdelen rekening mee houden dat de LS-types niet zonder meer door standaard-TTL-schakelingen of door de nieuwe hoge snelheid versie HCT kunnen worden vervangen.

De digitale uitlezing wordt ondergebracht op het printje van afb. 10, de onderdelen worden door middel van afb. 11 naar de voor hun gereserveerde plaatsen geleid, zie ook afb. 12.

Beide printen worden met vier draadjes gekoppeld. Op de basisprint zitten de aansluitpunten naast het kristal, op de uitleesprint naast R38. Bij de bouw van het prototype is gebleken



Afb. 13 Inbouw van de schakeling in een professionele 19"- behuizing.

dat men deze vier verbindingen het liefst niet met bandkabel uitvoert. Er ontstaat dan ruis effecten die niet optreden als men vier losse, in elkaar gedraaide draadjes toepast.

Over de inbouw van het geheel kan niets standaard worden verteld. Eén en ander is namelijk volledig afhankelijk van de toepassing die men voor de schakeling in het hoofd heeft. Afb. 13 toont bijvoorbeeld één vertrager gebouwd in een 19-inch-behuizing. Maar er is in zo'n standaardkast zonder meer ruimte om twee printen te combineren tot een stereovertaler.

Afregelen en test

De volledige schakeling bevat slechts één afregel-

element: tienslagen-instelpotentiometer R56, waarmee men het vertraginggebied van het pedaal kan instellen. Na het inschakelen van het apparaat meet men de voedingsspanningen. Deze moeten tussen de ± 8 en ± 10 V liggen, afhankelijk van de inwendige weerstand van de trafo. Uit lezersbrieven blijkt vaak dat nabouwers zich zorgen maken als zij vaststellen dat bepaalde onderdelen van hun schakeling warm worden. Welnu, bij deze schakeling is er niets aan de hand als R6, T1, IC15 en IC28 wat thermische energie afstaan! De rest van de schakeling mag echter niet voelbaar warm worden.

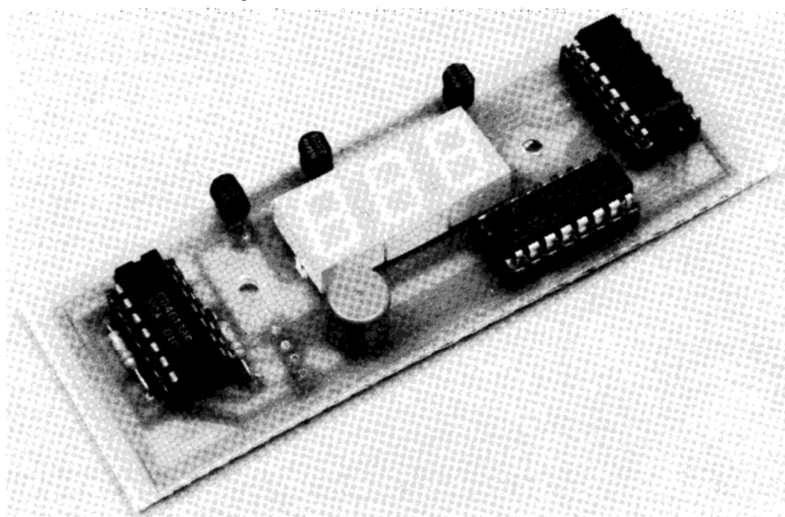
De uitlezing moet, afhankelijk van de stand van P2,

een getal tussen 006 en 506 aanduiden. Bij het verdraaien van de potentiometer moeten de getallen met een resolutie van twee eenheden verspringen.

Laat men de potentiometer met rust, dan moet de uitlezing constant blijven. Iedere afwijking duidt er op dat de schakeling van afb. 5 niet goed werkt. Men zal dan ook geen vertraagd signaal horen, omdat de automatische onderdrukker bij iedere onrust rond de ADC en programmeerbare teller onmiddellijk het vertraagde signaal dichtdrukt. Is alles in orde, dan kan men een mooie sinus van 1 kHz aan de ingang aanbieden en dit signaal met de meetstift van een oscilloscoop vergezellen tijdens zijn tocht door de elektronica. Treft men op pen 2 van IC2 (het teruggewonnen analoge signaal van de delta-modulator) een signaal aan dat het tweelingsbroertje zou kunnen zijn van hetingangssignaal, dan weet men zeker dat de analoog-naar-digitaal-omzetting goed werkt. Treft men hetzelfde signaal bovendien aan op pen 1 van IC4a, dan kan men opgelucht adem halen en een nieuw kopje koffie inschenken. De analoge vertrager werkt naar behoren!

Het enige dat rest is het aansluiten van een pedaal en het afregelen van R56 op de gewenste maximale vertraging.

Afb. 12 Gemonteerde uitleesprint.



Delta-vertrager

Correcties, aanvullingen en tips

In de in het december-nummer van 1986 gepubliceerde „Delta-vertrager” zijn een aantal onnauwkeurigheden geslopen, waar wij door eigen onderzoek en door reacties van attente lezers op zijn geweest.

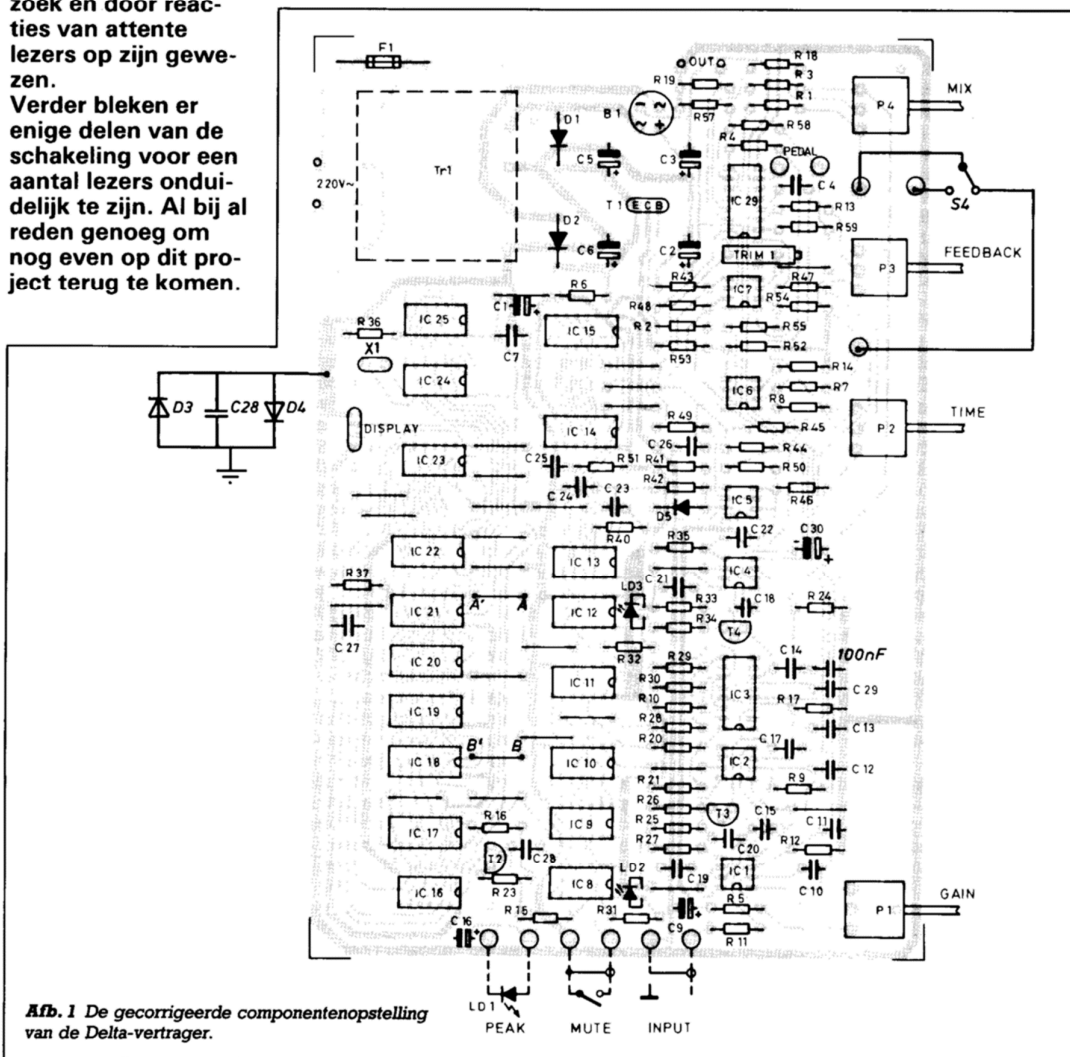
Verder bleken er enige delen van de schakeling voor een aantal lezers onduidelijk te zijn. Al bij al reden genoeg om nog even op dit project terug te komen.

Correcties

- R44 staat tweemaal in de onderdelenlijst vermeld, de enige juiste waarde is 1 k Ω .
- R9, R21 en R29 zijn in de onderdelenlijst duizendmaal te hoog ingeschat, de in het schema

vermelde waarde van 220 Ω is correct.
- R59 kreeg in het schema een waarde van slechts 10 Ω mee, in de onderdelenlijst werd dit onderdeel echter met 10

- k Ω juist gewaardeerd.
- R38 en R39 werden vergeten in de onderdelenlijst, beide onderdelen zijn 330 k Ω .
- Condensator C30 staat verkeerd op de printtekening van afb. 8 (uit



Afb. 1 De gecorrigeerde componentenopstelling van de Delta-vertrager.

het originele artikel), + en - moeten dus worden omgewisseld (zie afb. 1), overigens kan men de waarde van dit onderdeel vergroten tot 2200 μ F (zie foto's uit het originele artikel), maar de waarde van 1000 μ F uit de onderdelenlijst is ook al goed genoeg.

- IC10 is natuurlijk geen 72LS95, maar een doodgewone 74LS95.

Aanvullingen

De vier geheugen-IC's van het type 4164 worden in verschillende versies op de markt gebracht. Het blijkt dat niet alle uitvoeringen in deze schakeling voldoen. Men doet er verstandig aan UPD4164 aan te schaffen, omdat de schakeling het dan in ieder geval doet.

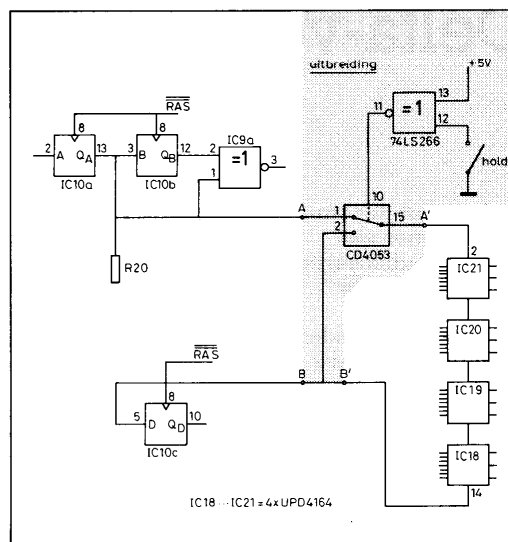
In de onderdelenlijst zijn enige in het schema voorkomende onderdelen niet specifiek genoemd. Zo bedraagt de juiste frequentie van het kristal 3,579545 MHz en is de waarde van de potentiometers P2, P3 en P4 10 k Ω . Hun soortgenoot P1 is wat zwaarder en draagt zijn volle gewicht van 47 k Ω met zich mee. De brugcel is een miniatuurronde uitvoering van bijvoorbeeld 30 V bij 500 mA. Overigens kan men natuurlijk ook vier gewone dioden 1N4004 toepassen! De display-transistoren T5 tot en met T7 kunnen zowel BC177 als BC557 zijn, men kan in feite iedere standaard PNP-transistor voor deze elektronische schakelaars insolderen.

Condensator C28 geniet het unieke voorrecht tweemaal aanwezig te zijn en wel op twee zeer verschillende plaatsen in het schema! Gelukkig is de waarde in beide gevallen identiek, namelijk 10 nF. Bovendien treft men slechts één C28 op de print aan, omdat de tweede parallel staat aan de dioden D3 en D4, die het netwerkje tussen

behuizing en massa van de schakeling vormen en extern moeten worden aangebracht. De drie onderdelen kunnen volgens het schema van afb. 5 (uit het originele artikel) parallel worden gesoldeerd tussen de massa-baan van de print en de behuizing, zie afb. 1. Op de printtekening bevinden zich naast condensator C29 twee geheimzinnige lege gaatjes. Deze kunnen desgewenst (maar het is niet beslist noodzakelijk) worden gevuld met een condensatortje van 100 nF (zie afb. 1). Deze verzorgt een extra ont koppeling van één van de voedingsspanningen en is door de ontwerper met het oog op eventuele oscillatieproblemen met vooruitziende blik op de print ingepast.

Nader verklaard

Tal van lezers vroegen ons naar de functie van de twee in het midden van de print aanwezige LED's LD2 en LD3. Deze hebben geen specifieke indicatorfunctie, maar verzorgen een bepaalde spanningsverschuiving tussen de uitgangen van de digitale schakelingen en de ingangen van de operationele versterkers. Een soort zenerdioden, dus. De niet onbelangrijke omschakelaar S4 kreeg in het verhaal niet de aandacht die hij verdient. Met deze schakelaar kan men het originele ingangssignaal mengen met het vertraagde. Dit onderdeel overbrugt de functie van de elektronische omschakelaar IC29a. Men kan dit onderdeel volgens het schema van afb. 1 op de print aansluiten. Een aantal lezers vroeg zich af wat met de potentiometer PEDAAAL wordt bedoeld. Dit onderdeel is de in ieder voetpedaal ingebouwde potentiometer, waarvan de loper wordt verplaatst als men het pedaal indrukt. De functie van dit onderdeel wordt in het paragraafje



Afb. 2 Uitbreiding voor de „hold“-functie. A-A' en B-B' zijn draadbruggen op de print, zie afb. 1.

Pedaalbediening in het artikel uitvoerig beschreven!

Tip

Tot slot nog een interessante tip van lezer W. van Groningen uit Amsterdam. Deze heeft een aanvullende schakeling ontwikkeld, waardoor het mogelijk wordt de schakeling te voorzien van een „hold“-effect. Hierbij wordt de inhoud van het geheugen eindeloos herhaald uitgelezen, hetgeen handig kan zijn als men het apparaat bijvoorbeeld wil gebruiken als automatische begeleider van een instrument. Het schema van afb. 2 geeft de hiervoor noodzakelijke uitbreiding. De ingang van het geheugen (pen 2 van IC21) wordt door middel van een elektronische omschakelaar of doorverbonden met de uitgang van de ingangskring (pen 13 van IC10a) of met zijn „eigen“ uitgang (pen 14 van IC18). (NB, in de originele afb. 3 staan IC18 t.e.m. IC21 verkeerd genummerd: IC18 wordt IC21, IC19 wordt IC20,

IC20 wordt IC19 en IC21 wordt IC18.) De elektronische schakelaar van het type CD4053 wordt gestuurd uit een mechanische schakelaar via een poort uit een 74LS266. Deze uitbreiding is op de print gemakkelijk te realiseren door draadbrug A-A' (zie afb. 1) te verwijderen en hiertussen twee punten van de elektronische schakelaar te solderen, het derde punt van de elektronische schakelaar wordt aan draadbrug B-B' gesoldeerd.