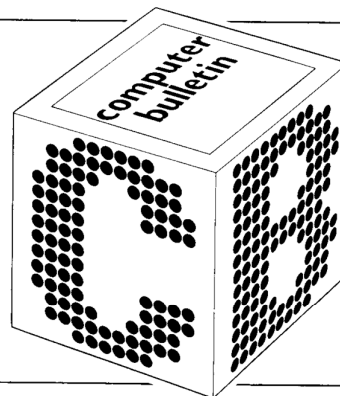


COMPUTER BULLETIN

een supplement van RB
gewijd aan microprocessors
en aanverwante onderwerpen



ACIA6850

Seriële in- en uitvoer

H. J. C. Otten

In dit artikel wordt de ACIA6850 voorgesteld. Als veel toegepast IC in microprocessorsystemen voor seriële communicatie is de ACIA een voorbeeld van soortgelijke IC's. Naast de algemene eigenschappen van de ACIA en seriële communicatie worden het programmeren en een praktische implementatie behandeld.

Belangrijke bouwstenen in een computersysteem dienen voor datacommunicatie.

Datacommunicatie houdt zich bezig met het transport van data tussen computers onderling en tussen computers en randapparaten zoals terminals, printers en dergelijke. Dat vereist een verbinding en een afspraak over de te transporteren data.

Twee soorten verbindingen zijn mogelijk:

- Parallel, elk bit van de te transporteren data vereist een eigen verbindingsdraad.

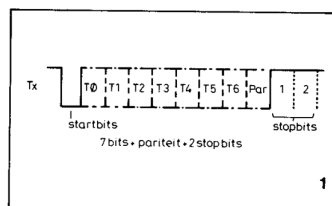
- Serieel, de bits worden achter elkaar via een lijn getransporteerd.

De elementaire vorm van data hebben we al genoemd: de bit. In het algemeen wordt data georganiseerd als een groep bits: een karakter. Het karakter wordt door beide apparaten, die via datacommunicatie met elkaar zijn verbonden, geïnterpreteerd als een code. Een bekend voorbeeld is de ASCII-code van 7 bit. De afspraak bij datacommunicatie bestaat allereerst uit deze karaktercode en vervolgens in welke volgorde deze karakters worden verzonden. Deze afspraak heet bij datacommunicatieprotocol.

Asynchrone seriële communicatie

Bij seriële communicatie volgen de bits achter elkaar. Om door de ontvanger te worden herkend moeten ontvanger en zender weten wanneer de geldige waarde van een bit en hoe lang hij op de lijn aanwezig is. Daarbij zijn twee technieken te gebruiken:

- Synchron: zender en klok worden gesynchroniseerd door een gemeenschappelijk kloksignaal.
- Asynchroon: aan de verandering



Afb. 1 Voorbeeld van karakteropbouw bij asynchrone seriële transmissie.

op de lijn is voor de ontvanger te zien dat er een karakter volgt. Het ontbreken van een gemeenschappelijk kloksignaal bij asynchrone seriële communicatie betekent niet dat er geen vaste afspraken bestaan over tijden tussen zender en ontvanger. De tijd dat een bit op de lijn geldig aanwezig is (de bittijd), bepaalt de snelheid van verzenden. Men meet de snelheid in baud, gedefinieerd als het aantal bits per seconde dat op deze manier kan worden overgezonden.

Karakteropbouw

In afb. 1 is geschetst hoe de karakteropbouw bij asynchrone seriële transmissie is.

In rust, dat wil zeggen als er geen



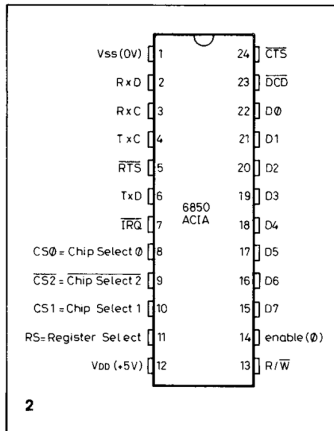
ACIA6850

Afb. 2 Aansluitgegevens van de ACIA, type 6850.

Afb. 3 ACIA-Control Register.

Tabel 1 Interne registers van de ACIA. CR en SR zijn evenals TDR en RDR op hetzelfde adres te vinden.

Tabel 2 ACIA-Status Register.



karakters worden verzonden, is de lijn in de „MARK”-toestand. Het begin van een karakter wordt gevormd door een zogenoemd startbit, dat met een overgang naar de „SPACE”-toestand begint. Na het startbit volgen de databits

die tezamen het karakter vormen. Dit kunnen 5 tot 8 bits zijn.

Om te detecteren of de transmissie goed verloopt, wordt vaak een pariteitsbit toegevoegd. Bij even pariteit is het pariteitsbit waar („1”) als er een oneven aantal bits in het karakter waar („1”) zijn. Oneven pariteit is het omgekeerde. Het einde van een karakter wordt aangegeven met één of twee stopbits, beginnend met een overgang naar de „MARK”-toestand en automatisch daarmee overlappend in de rust-toestand.

ACIA6850

Het door Motorola ontwikkelde IC, de ACIA6850, (Asynchronous Communications Interface Adapter) is in staat het hierboven asynchrone seriële datatransport te verzorgen. Het IC zorgt voor het van parallel naar seriële omzetten, het verzenden met de gewenste baudsnelheid, voorzien van start-, pariteits- en stopbits naar wens en het

ontvangen van seriële verzonden karakters. In feite bestaat het IC uit twee vrijwel onafhankelijke delen: een zender en een ontvanger voor seriële asynchrone datacommunicatie.

Als lid van de 6800-IC-familie is de ACIA eenvoudig toe te passen in de op de 6502, 6800 en 6809 gebaseerde microprocessorsystemen. Alhoewel we ons in dit artikel beperken tot de genoemde microprocessors is het niet moeilijk de ACIA ook in andere systemen toe te passen.

De meest gebruikelijke toepassing van de ACIA is de communicatie tussen terminal en computer, maar ook computer-computer, printer- en andere randapparatuur-communicatie worden met de ACIA gerealiseerd.

Microprocessorinterface

In afb. 2 zijn de aansluitgegevens van de ACIA te zien. Voor communicatie met het microprocessorsysteem zijn de volgende signalen nodig:

- Databus van 8 bit, D0 tot en met D7.
- E-kloksignaal. In 6502-systemen is dit 02: de systeemklok.
- IRQ-uitgang. Bij het zenden en het ontvangen van de microprocessor zijn hiermee interrupts mogelijk.
- Selectie ingangen: CS0 en CS1 moeten waar zijn, CS2 moet niet waar zijn om de ACIA te adresseren.

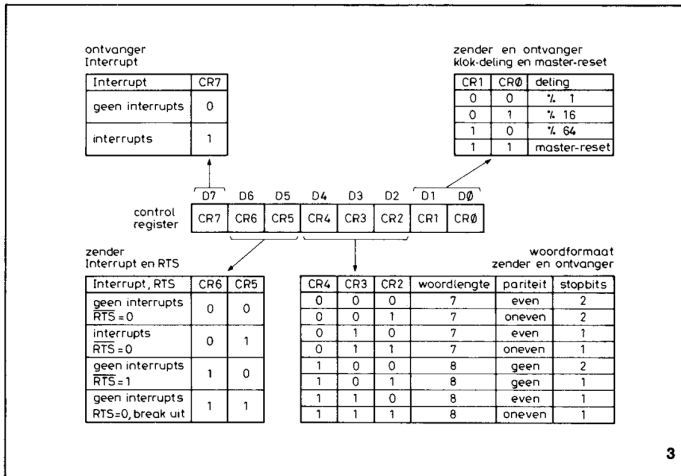
De ACIA neemt twee adressen in het geheugen gebied in. In de ACIA zitten vier registers. Met R/W (Read/Write) wordt geselecteerd tussen twee alléén te lezen registers en twee alléén te schrijven registers.

Het RS-sigitaal (Register Select) dient om een van de twee adressen te selecteren.

Opvallend is het ontbreken van een RESET-ingang op de ACIA. Het IC heeft een ingebouwde reset-schakeling als de voeding wordt aangezet en kan zoals later wordt besproken met een software-handeling worden gereset. De ACIA vereist een voedingsspanning van +5 V en een aarde-aansluiting.

Randapparatuur-interface

De ACIA beschikt over drie soorten aansluitingen voor de communica-





tie met randapparaten:

- Data transport. TxD is de uitgang waarop de data serieel verschijnt. RxD is de ingang waarop de data serieel moet worden aangeboden.

- Kloksignalen. De baudsnelheid waarmee de data wordt verzonden is voor zender en ontvanger apart te regelen. RxC is de ingang voor het kloksignaal van de ontvanger en TxC de ingang voor de zender. Met programma-tuur wordt dit kloksignaal gedeeld door een factor 1, 16 of 64 om tot de baudsnelheid te komen. Omdat bij het ontvangen de data wordt bemonsterd met de klokfrequentie is de deelfactor van 1 alleen bruikbaar als de klok aan de zenderzijde van het randapparaat wordt onttrokken. Bij een deelfactor van 16 of 64 behoeft het kloksignaal niet van het randapparaat afkomstig te zijn.

- Besturing. Er zijn twee ingangen en één uitgang beschikbaar om de communicatie te besturen. Clear To Send is een ingang waarmee het zenden van een karakter kan worden opgehouden, bijvoorbeeld omdat het randapparaat nog bezig is met het vorige verzonden karakter. De CTS-ingang moet hoog zijn om een karakter te kunnen verzenden. Data Carrier Detect is een ingang die de ontvanger van de ACIA bestuurt. Als de DCD-ingang laag is kan de ACIA karakters ontvangen. Een overgang van laag naar hoog kan, als dit is gewenst, een interrupt genereren. Als het randapparaat een modem is wordt dit signaal wel gebruikt, anders heeft het weinig toepassingen. Request To Send is een uitgang die onder programbesturing wordt gezet.

De combinatie van CTS en RTS wordt meestal gebruikt om een handshake tussen twee apparaten tot stand te brengen. Door CTS van het ene apparaat met RTS van het andere randapparaat te verbinden en omgekeerd kan het verzenden en ontvangen volledig door beide apparaten in de hand worden gehouden.

Registers

Zoals reeds is vermeld bevat de

ROBBY – antwoord aan Computerclub Aalst

De redactie ontving een brief van de voorzitter van de Computerclub Aalst (België). Omdat geen adres was vermeld konden we niet rechtstreeks terugschrijven en antwoorden we op deze plaats.

Voor al de wat langere artikelreeksen worden nu en dan onderbroken om andere onderwerpen aan bod te kunnen laten komen. De hierdoor ontstane spreiding is echter soms te groot – dit probleem zal binnenkort worden opgelost. Robby wordt in het oktobernummer voortgezet met een beschrijving van een recorderinterface; daarna komt Tiny Basic aan de beurt en vervolgens een bespreking van een voor Robby geschikte 6809-Basic.

Uit de Aalster brief begrepen we dat door zendamateurs met Robby wordt geëxperimenteerd t.b.v. een morsesdecoder. Over deze (en andere) specifieke toepassingen vernemen we graag meer.

Tabel 1

RS	R/W	Register	Toegang
0	0	CR (Control Register)	alleen schrijven
0	1	SR (Status Register)	alleen lezen
1	0	TDR (Transmit Data Register)	alleen schrijven
1	1	RDR (Receive Data Register)	alleen lezen

Tabel 2

D7	D6	D5	D4	D3	D2	D1	D0
IRQ	parity-error	OVRN receiver overrun	FE framing error	CTS- niet	DCD- niet	TDRE transmitter data empty	RDRF receiver data register full

ACIA vier registers. Twee daarvan dienen voor de besturing van de data-overdracht: Control Register :CR en Status Register :SR. De resterende twee zijn het Receive Data Register :RDR en het Transmit Data Register :TDR respectievelijk om het te ontvangen of het te verzenden karakter te bevatten. Omdat voor de selectie maar één ingang (Register Select) aanwezig is, zijn van de registers alleen RDR en SR te lezen, en TDR en CR in te schrijven. Met het R/W-signaal wordt onderscheid gemaakt tussen de registers die hetzelfde adres hebben. In tabel 1 is de selectie van de registers te zien.

Transmit en Receive Data Registers

Het te verzenden karakter wordt in het TDR-register geschreven. Een ontvangen karakter is in het RDR-register te lezen. Door de boven beschreven selectie zijn beide registers op hetzelfde adres te vinden, waarbij het RDR-register alleen te lezen valt en het TDR-register alleen te schrijven.

Control Register

Het Control Register heeft hetzelfde adres als het SR-register, onderscheid tussen de registers wordt gemaakt door lezen, waarbij het SR-register is geselecteerd, en door schrijven, waarbij het CR-register is geselecteerd.

Met het Control Register kan een keuze worden gemaakt uit de mogelijkheden voor zenden en ontvangen die de ACIA biedt. Afb. 3 geeft een beeld van de betekenis van de bits in het CR-register.

CR0 en CR1 bepalen voor zowel de zender als de ontvanger gemeenschappelijk de deelfactor van de zend- en ontvangkloksignalen. De Master Reset (CR0 en CR1 hoog) initialiseert de ACIA.

CR2 tot en met CR4 bepalen de woordlengte van 7 of 8 bit, de pariteit die even, oneven of ontbrekend kan zijn en het aantal stopbits van één of twee.

CR5 en CR6 bepalen de interrupt-mogelijkheid van de zender en de stand van de RTS-uitgang. Als een karakter is verzonden kan daar-



ACIA6850

Lijst 1 Voorbeelden voor ACIA-routines.

mee een interrupt worden gegenereerd. De interruptsituatie wordt opgeheven door data in TDR te schrijven.

CR7 bepaalt de interruptmogelijkheid van de ontvanger. De ontvanger kan een interrupt genereren als een karakter is ontvangen, DCD van laag naar hoog is gegaan of een karakter is ontvangen terwijl het vorige nog niet is verwerkt (Overrun). De interruptsituatie is opgeheven door het lezen van RDR.

Status Register

Dit register toont de status van zo-

wel zender als ontvanger. Het is op hetzelfde adres als het CR-register te vinden, het SR-register is alleen te lezen (zie tabel 2). Bit 0 is Receive Data Register Full (RDRF) en wordt hoog als een ontvangen karakter beschikbaar is in RDR.

RDRF wordt weer laag als het karakter uit RDR is gelezen. Het hoog zijn van DCD veroorzaakt dat RDRF laag wordt.

Bit 1 is Transmit Data Register Empty (TDRE) en wordt hoog als er een nieuw te verzenden karakter in TDR kan worden geplaatst. Daarmee wordt de verzending ook meteen begonnen.

Bit 2 weerspiegelt de DCD-ingang.

Bit 3 weerspiegelt de CTS-ingang. CTS kan, zoals reeds vermeld, de zender blokkeren.

Bit 4, 5 en 6 weerspiegelen foutsituaties, respectievelijk Framing Error (geen geldig stopbit gevonden door de ontvanger), Receiver Overrun (vorig karakter nog niet gelezen en volgend al ontvangen, er is minimaal één karakter verloren gegaan) en Parity Error (foutieve pariteit ontvangen). Lezen van het RDR-register of Master

Reset maken deze bits weer laag. Bit 7 geeft de situatie van de IRQ-uitgang aan. Zoals gebruikelijk in 6800 en 6502 IC's wordt dit bit gebruikt om het IC te vinden dat de interrupt heeft gegenereerd.

Het interruptbit wordt weer laag als het RDR wordt gelezen of TDR wordt geschreven als respectievelijk de ontvanger of de zender de bron van de interrupt was.

Programmavoorbeelden

In lijst 1 zijn een aantal praktische voorbeelden opgenomen van routines om de ACIA te gebruiken voor in- en uitvoer.

De routines zijn geschreven voor de 6502, maar zonder veel essentiële wijzigingen te gebruiken voor de 6800 en 6809.

Voordat de ACIA voor in- en uitvoer kan worden gebruikt is een initialisatie nodig. Daarbij wordt eerst met de volgende instructies een Master Reset van de ACIA uitgevoerd:

ACIARS LDAIM \$03

STA ACIACR

ACIACR is hierbij het adres van het ACIA Control Register, even-

Lijst 1

HCIA HJCO 81 6502 ASSEMBLER V2.0 PAGE 81

```
0010: ; *****
0020: ; *
0030: ; * PROGRAMMA VOORBEELDEN VOOR ACIA *
0040: ; *
0050: ; * 6502 INSTRUCTIONS *
0060: ; *
0070: ; *
0080: ; *****
0090: ;
0100: 1000 ACIA ORG $1000 ;
0110: ;
0120: ; ACIA REGISTER ADRES DEFINITIE :
0130: ;
0140: 1000 ACIACR = $C000 ; CONTROL REGISTER ALLEEN SCHRIJVEN
0150: 1000 ACIADR = $C001 ; STATUS REGISTER ALLEEN LEZEN
0160: 1000 ACIARD = $C001 ; TRANSMIT DATA REGISTER ALLEEN SCHRIJVEN
0170: 1000 ACIARD = $C001 ; RECEIVE DATA REGISTER ALLEEN LEZEN
0180: ;
0190: ; INITIALISATIE VAN ACIA
0200: ; *****
0210: ;
0220: ; MASTER RESET IS DE EERSTE NOODZAKELIJKE ACTIE
0230: ;
0240: ;
0250: ; KARAKTER-OPBOUW EN DEELFACTOR INSTELLEN :
0260: ;
0270: ; CR0 = 1 CR1 = 0 DEELFACTOR 16
0280: ; CR2 = 0 CR3 = 0 CR4 = 1 8 DATABITS, 2 STOPBITS
0290: ;
0300: ; CR5 = 0 CR6 = 0 GEEN PARITEIT
0310: ; CR7 = 0 GEEN ZENDER INTERRUPT
0320: ;
0330: ; CR = 200010001 (BINAIR) = $11 (HEX)
0340: ;
0350: ;
0360: 1000 ACIARS LDAIM #03 ; CR0 = 1 CR1 = 1 : MASTER RESET
0370: 1000 STA ACIACR ;
0380: 1000 LDAIM #11 ; KARAKTER-OPBOUW EN DEELFACTOR EN INTERRUPTS
0390: 1000 STA ACIARD ;
0400: 1000 RTS ; ACIA IS NU KLAAR VOOR COMMUNICATIE
0410: ;
0420: ;
0430: ; ROUTINE VOOR ONTVANGEN ZONDER FOUT CONTROLE
0440: ; *****
0450: ;
0460: ;
0470: ; OUTPUT :
0480: ; A = ONTVANGEN KARAKTER
0490: ;
0490: 1000 LDA ACIADR ; LEES STATUS
0500: 1000 ANDIR #01 ; ISOLEER RDRF (RECEIVE DATA REGISTER FULL)
0510: 1000 BEQ INACIA ; WACHT TOT KARAKTER ONTVANGEN
0520: 1000 LDA ACIARD ; LEES ONTVANGEN KARAKTER
0530: 1000 RTS ;
0540: ;
0550: ;
0560: ;
```

HCIA HJCO 81 6502 ASSEMBLER V2.0 PAGE 82

```
0570: ; ROUTINE VOOR ZENDEN
0580: ; *****
0590: ;
0600: ; INPUT :
0610: ; A = TE VERZENDEN KARAKTER, A NIET VERANDERT
0620: ;
0630: ;
0640: 1016 40 OUTACI PHA ; BEWAAR A
0650: 1017 40 WAIT LDA ACIADR ; LEES STATUS
0660: 1018 29 82 ANDIR #02 ; ISOLEER TDRE
0670: 1019 F8 F9 BEQ WAIT ; WACHT TOT VORIG KARAKTER VERZONDEN
0680: 101A 80 01 PLA ; HAAL A TERUG
0690: 101B 80 01 STA ACIARD ;
0700: 1022 60 RTS ;
0710: ;
0720: ; TERMINAL ROUTINE FULL DUPLEX
0730: ; *****
0740: ; VEREIST ECHO VAN ONTVANGEN KARAKTER
0750: ;
0760: 1023 20 00 10 INTERM JSR INACIA ; HAAL KARAKTER OP
0770: 1024 20 16 10 JSR OUTACI ; ECHO KARAKTER
0780: 1029 60 RTS ;
0790: ;
0800: ; ONTVANG ROUTINE MET FOUT CONTROLE
0810: ; *****
0820: ;
0830: ;
0840: ; OUTPUTS :
0850: ; C = 1 : FOUT ONTDEKT, A = FOUTBITS
0860: ; C = 0 : GEEN FOUT, A = ONTVANGEN KARAKTER
0870: ;
0880: ;
0890: 102A 40 00 00 INACR LDA ACIADR ; LEES STATUS
0900: 102B 29 01 ANDIR #01 ; ISOLEER RDRF (RECEIVE DATA REGISTER FULL)
0910: 102C F8 F9 BEQ INACR ; WACHT TOT GEZEET
0920: 102D 74 ANDIR #74 ; ISOLEER FOUTBITS PE.DCD,FE,OVERRUN
0930: 102E F8 F9 BEQ NOERR ; EEN FOUTBIT GEZEET ?
0940: 102F 30 30 SEC ; ZET C=1
0950: 1030 30 30 RTS ; A = FOUTBITS(S)
0960: 1031 80 01 00 NOERR LDA ACIARD ; HAAL ONTVANGEN KARAKTER
0970: 1032 10 CLC ; GEEN FOUT : C = 0
0980: 1033 60 RTS ;
```

als Status Register, Transmit Data en Receive Data Register gedefinieerd in regel 140 tot en met 170. Vervolgens moet aan de ACIA worden verteld hoe het karakter er uit moet zien: aantal databits, stopbits en pariteitbit.

Ook wordt de interruptkeuze ingesteld en de status van uitgang RTS. Ook de deelfactor wordt nu ingesteld waarmee de zend- en ontvangklok wordt gedeeld. Regel 270 tot en met 390 maken dit met een voorbeeld duidelijk.

De routines INACIA en OUTACI

zijn de eenvoudigste routines waarmee respectievelijk in- en uitvoer kan worden gedaan met een ACIA. De accumulator wordt gebruikt om het te ontvangen of te verzenden karakter te bevatten. Testen op de vlag en wachten tot de vlag is gezet is de eerste actie. Door lezen of schrijven van een karakter wordt de ACIA weer klaar gezet voor de volgende actie.

De routine INTERM is bruikbaar als een zogenoemde full-duplex-terminal wordt gebruikt. De computer moet daarbij bijvoorbeeld de

ontvangen karakters, ingetoetst door de gebruiker terugsturen naar het beeldscherm. Door achtereenvolgens de routines INACIA en OUTACI aan te roepen wordt dit gerealiseerd. Merk op dat de routine OUTACI de inhoud van de accumulator niet verandert.

De ontvangroutine INACER maakt een beter gebruik van de foutcontrole die de ACIA uitvoert. Bijvoorbeeld bij gebruik van een protocol zal deze routine beter voldoen dan de eenvoudige routine INACIA.

(wordt vervolgd)



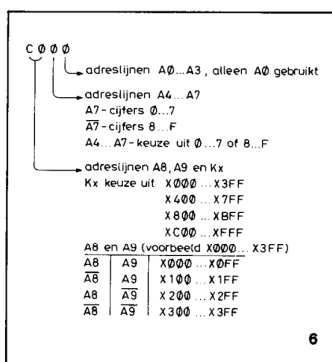
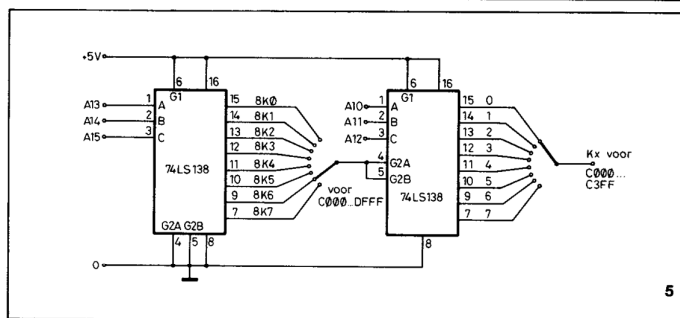
- Interface tussen ACIA en het randapparaat volgens de RS232C-standaard.
- Opwekken van het zend- en ontvangstkloksignaal.

oktober 1983 RB 429



ACIA6850

Afb. 5 Opwekken van het Kx-sig-naal van 1K voor het gebied C000 tot C3FF.
Afb. 6 Selectie van de ACIA.



ACIA-adresselectie

Het schema is ontworpen voor gebruik met een 6502- of 6809-microprocessorstelsel. Voor een 6800-microprocessor zal VMA in de selectie moeten worden betrokken. Op de ACIA worden rechtstreeks aangesloten: databus, adreslijn A0, interruptlijn IRQ, lees/schrijflijn R/W en systeemklok Ø2 of E. Besloten is de ACIA een ruimte van 16 adressen te geven door in de selectie A1 tot A3 niet te betrekken. Van adreslijnen A4 tot A15 moeten nu de ACIA-selectielijnen CS0 tot CS3 worden gemaakt. In het schema is alleen de selectie van A4 tot A9 getoond, de ingangslijn Kx is afgeleid van A10 tot A15 en is een gemeenschappelijke lijn voor een 1K-ruimte waarin alle in-/uit is geplaatst. Het opwekken van dit Kx-sig-naal is al eerder in Radio Bulletin behandeld, met name in de artikelen „Geheugensteun voor 6502-systemen.”

Afb. 5 toont hoe met twee IC's een Kx-sig-naal van A10 tot A15 kan worden afgeleid. De plaats van de ACIA op 16 adressen nauwkeurig, binnen de ruimte

van 1 Kbyte door Kx bepaald, wordt door wel of niet inverteren van A7, A8 en A9 en door het drie-naar-tiende decoder-IC type 7442.

Hoe een gewenst adres voor de ACIA's op deze manier is in te stellen wordt nu met een voorbeeld duidelijk gemaakt.

Het gewenste adres is \$C000 voor Control en Status Register en SC001 voor Transmit en Receive Register. A0 en R/W selecteren een van deze registers en de rest van de selectie behoeft alleen \$C000 als basisadres te selecteren. Voor ACIA2 is dit SC010. Het Kx-sig-naal, zoals dat in afb. 5 wordt opgewekt, selecteert het gebied \$C000 tot \$C3FF.

Afb. 6 toont hoe uitgaande van het adres de selectie wordt gesplitst.

A4 tot A7 leiden tot CS2, door selectie laag te maken.

A4 tot A6 en het IC 7442 leiden tot cijfers 0 tot 7 of 8 tot F. A7 leidt tot het gebied 0 tot 7 of 8 tot F.

In het voorbeeld moet A7 dus niet worden geïnverteerd.

ACIA1 wordt op adres \$C000 geplaatst door CS2 aan uitgang 0/8 te verbinden, ACIA2 op adres \$C010 door CS2 en ACIA2 aan uitgang 1/A te verbinden.

A8 en A9 leiden tot het selectiesig-naal CS0 dat laag moet worden voor selectie. Om als derde cijfer van het adres een nul te krijgen moeten zowel A8 en A9 niet worden geïnverteerd. A8 en A9 leiden via de NAND-functie van de 7400-poort tot CS0.

Interface volgens RS-232C

Een veel gebruikte standaard in de asynchrone seriële datacommunicatie is de RS-232C-norm. Over de norm zelf gaan we hieronder dieper

in, in het schema zijn twee IC's en een paar andere componenten opgenomen om te voldoen aan de elektrische eisen van de RS-232C-norm. Volgens de standaard is -3 tot -15 V de logische toestand waar (MARK) en +3 tot +15 V de logische toestand niet-waar (SPACE). De IC's, type 1488 en 1489, zijn speciaal gemaakt om de signalen van een ACIA, die op TTL-niveau zijn om te zetten, naar niveaus volgens RS-232C. De ingang DCD wordt met een transistor en enige andere componenten op een simpele manier omgezet.

Bij ACIA2 is de mogelijkheid aanwezig om met een geïnverteerd CTS-ingangssig-naal te werken.

Zend- en ontvangklok

Het opwekken van het zend- en ontvangkloksig-naal gebeurt op een manier die al eerder in Radio Bulletin is gepubliceerd. Uitgaande van de systeemklok van 1 MHz wordt via delers de frequenties geproduceerd voor baudsnellheden die gangbaar zijn: 9600 tot 600 baud als de ACIA wordt ingesteld op delen door 16 en 300 baud als we de met 1200 baud aangegeven frequentie gebruiken met de ACIA ingesteld op delen door 64.

Het IC type 74123, maakt van het 1MHz-kloksig-naal door frequentieverdubbeling 2 MHz. Het deler-IC deelt deze frequentie van 2 MHz door 13, wat 153840 Hz oplevert. Dat is de frequentie die nodig is voor communicatie met 9600 baud. Het deler-IC, type 7493, deelt dit sig-naal herhaald door 2.

(Wordt vervolgd)



ACIA6850

Seriële in- en uitvoer

Deel 3

Printontwerp

Van het schema is een printontwerp gemaakt met het formaat van een Eurokaart. Het ontwerp is in afb. 7 te zien en de componentenopstelling in afb. 8. De print is enkelzijdig uitgevoerd en er zijn daarom enige draadbruggen nodig.

De adresselectie vereist ook een aantal te installeren draadbruggen voor het wel of niet inverteren van A7 tot A9 en de keuze van de uitgang van het IC, type 7442 namelijk 0/8 tot 7/F.

Voor ACIA2 moet met een draadbrug ook een keuze worden gemaakt uit een wel of niet geïnverteerd CTS-sigitaal. De baudsnelheid vereist voor elke ACIA een draadbrug of, als een IC-voet wordt geïnstalleerd, een opzetvoetje met daarop een draadbrug.

De print is voorzien van een connector met 31 polen volgens DIN41617, de betekenis van de pennen is in tabel 3 genoemd.

RS-232C-standaard

De bekende RS-232C-standaard is opgezet door de EIA, de Electrical Industry Association, om een eenheid te brengen in de warboel van aansluitingen en specificaties van modems. Modems zijn apparaten die door modulatie en demodulatie digitale signalen kunnen transporteren over telefoonlijnen.

RS-232C is een standaard voor de verbinding tussen Data Terminal Equipment, meestal afgekort tot DTE en Data Communication Equipment, afgekort tot DCE, die als interface een serieel signaal gebruiken.

Een vrijwel identieke standaard is ontwikkeld door de CCITT, een onderdeel van de Verenigde Naties. De standaard bestaat uit de vol-

gende onderdelen:

- Elektrische eigenschappen van de signalen.
- Mechanische constructie van de interface.
- Functionele beschrijving van de circuits en een lijst van subsets voor speciale doeleinden.

De RS-232C-standaard is uitstekend beschreven in het aan het eind van dit artikel genoemde boek en de geïnteresseerde lezer wordt daarnaar verwezen voor vele aspecten en praktische aanwijzingen over datacommunicatie.

Het schema van de ACIA en inter-

face voldoen aan de elektrische eisen van de RS-232C-norm en de ACIA bevat naast de in- en uitgangslijnen voldoende besturingslijnen om de meeste volgens de RS-232C-norm werkende apparaten aan te sluiten.

Helaas zijn vele apparaten waarvan de fabrikant zegt dat ze RS-232C-compatibel zijn niet zonder meer op elkaar aan te sluiten. Vooral het gebruik van de stuurlijnen verschilt behoorlijk.

Voor simpele gevallen is meestal wel met wat experimenteren en bestuderen van hopelijk volledige documentatie wel te achterhalen hoe een en ander moet worden aangesloten.

RS-232C-connector

Een connector met 25 pennen met een opstelling als in afb. 9 is de meest gebruikte aansluitingsconnector voor RS-232C. Een vrouwenconnector wordt gebruikt voor DTE-apparatuur en een mannetjesconnector voor DCE-apparatuur. DTE-apparatuur is meestal een terminal, teletype enz. DCE-apparatuur is een modem enz. Voor een DCE-randapparaat is de computer een DTE en voor een DTE is de computer een DCE. Tabel 4 bevat de meest geaccepteerde gebruikmaking van de con-

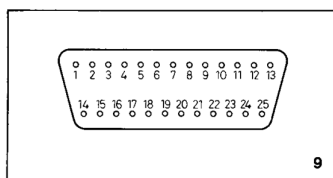
Tabel 3

Pen	Betekenis
1	aarde
2	NMI
3	A0
4	A1
5	A2
6	A3
7	RESET
8	D0
9	D1
10	D2
11	D3
12	D4
13	D5
14	D6
15	D7
16	02/E
17	RQ
18	R/W
19	A4
20	A5
21	A6
22	A7
23	A8
24	A9
25	A10
26	-5 V
27	analoge aarde
28	-12 V
29	+12 V
30	Kx
31	+5 V

Tabel 4

Pen	Betekenis	Bron
1	beschermende aarde	n.v.t.
2	uitgezonden data	DCE
3	ontvangen data	DTE
4	RTS (Request To Send)	DCE
5	CTS (Clear To Send)	DTE
6	DSR (Data Set Ready)	DCE
7	signaal-aarde	n.v.t.
8	Data Carrier Detect (DCD)	DCE
20	Data Terminal Ready	DTE

ACIA6850



Afb. 7 Printontwerp, schaal 1 : 1.
 Afb. 8 Componentenopstelling.
 Afb. 9 Vooraanzicht van de connector met 25 pennen voor DTE (Data Terminal Equipment).
 Tabel 3 Betekenis van de busconnector-aansluitingen van de print.

Tabel 4 Meest geaccepteerde gebruikmaking van de RS-232C-connector.

