

Parallel-Seriell-Wandler

Zusatzschaltung für ASCII-Tastatur

Was macht ein Computerfreak, wenn er seine ASCII-Tastatur an irgendeinen Computer mit seriellem Eingang anschließen will? Er baut sich den Parallel-Seriell-Wandler, der RS 232C-kompatibel ist. Wie macht er das? Ganz einfach: Auf der Tastaturplatine ist reichlich Platz für diese Schaltung vorhanden.

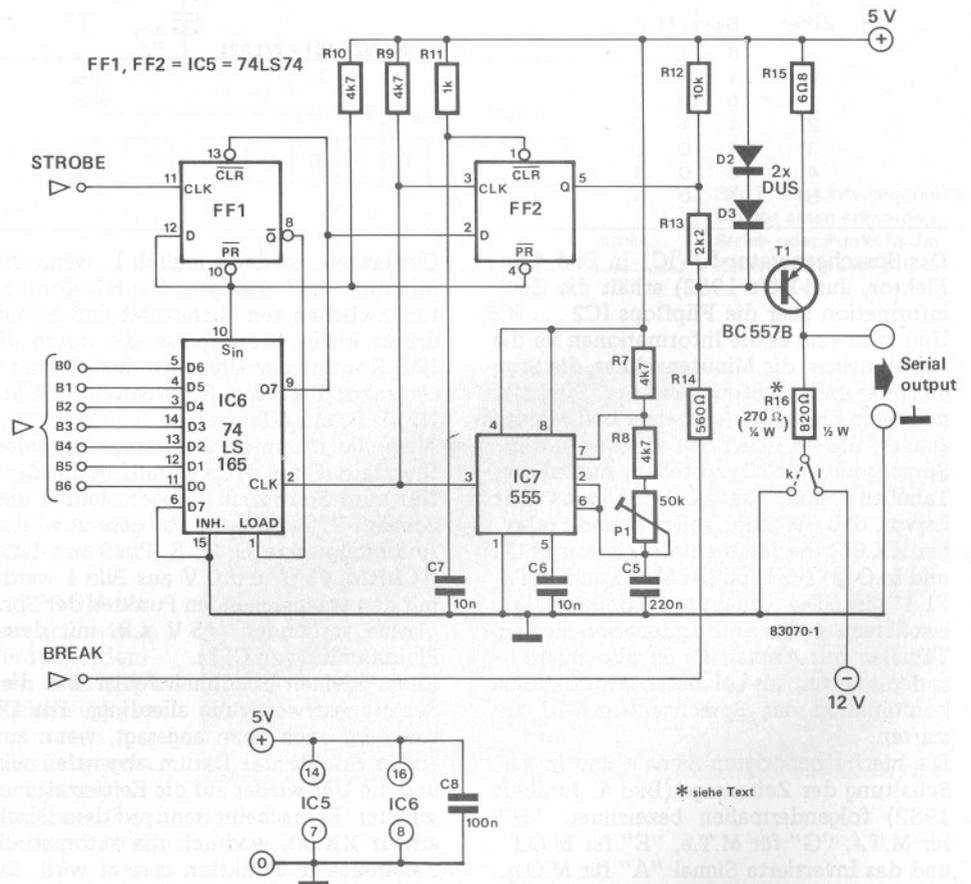
Die Verwandlung

Am Anfang der Verwandlungskette steht die positive (!) Flanke des Strobe-Impulses, der in dieser Schaltung als Triggerimpuls für FF1 (IC5) dient. Flip-Flop 1 macht daraus eine logische "0" und reicht sie über Pin 8 weiter an das Schieberegister (IC6). Dieser Lade-Impuls hat in seinem sehr kurzen Leben viel zu tun. Er muß nämlich das Schieberegister zum Laden der parallel anliegenden Daten bewegen und gleichzeitig dafür sorgen, daß der Clear-Eingang von FF1 (Pin 13) über Q7 (IC6) zurückgesetzt wird. Das IC (6) lädt also Informationen (aus dem EPROM IC4 beispielsweise). Abgearbeitet werden diese Bits immer schön der Reihe nach; das Bit an Leitung D7 macht den Anfang. Diese Leitung hat allerdings

eine kleine Besonderheit – sie liegt auf Masse und produziert somit eine logische "0". Genau diese "0" wird zum Ausgang Q7 durchgeschoben, setzt FF1 zurück und liegt auch am Data-Eingang von FF2 an. Wie man leicht erraten kann, handelt es sich um nichts anderes als um das Startbit. Mit Hilfe von Bild 1 läßt sich das alles nachvollziehen. Alle weiteren Datenbits folgen jetzt, aber nicht etwa wahllos, sondern mit System. Und dazu braucht man einen Takt. Damit die Sache nicht zu verwirrend wird, sollte man nun einen Blick auf Bild 3 werfen. Das Taktsignal wird von IC7 (555) und den dazugehörigen Bauteilen erzeugt. Seine Aufgabe ist es, Ordnung in das Bit-Gewirr zu bringen, d.h. den Parallel-Seriell-Wandler (IC6) zu steuern. Da die Geschwindigkeit der Datenumwandlung (Baudrate) direkt proportional zur Taktfrequenz ist, dürfte das Einstellen keine größeren Schwierigkeiten machen (doch dazu später mehr). Sobald nun alle Datenbits abgearbeitet sind, muß ein Stoppsignal erzeugt werden. Dies geschieht ganz einfach dadurch, daß die logische 1, die an Pin 10 von IC6 anliegt, auf den Datenausgang Q7 "umgeladen" wird.

Bild 1. Aus dem Schaltplan geht hervor, daß der Parallel-Seriell-Wandler mit sehr geringem Bauteilenaufwand auskommt.

1



* siehe Text

Standard-Übertragungsraten (baud)

75	600	19200
110	1200	38400
150	2400	
300	9600	

