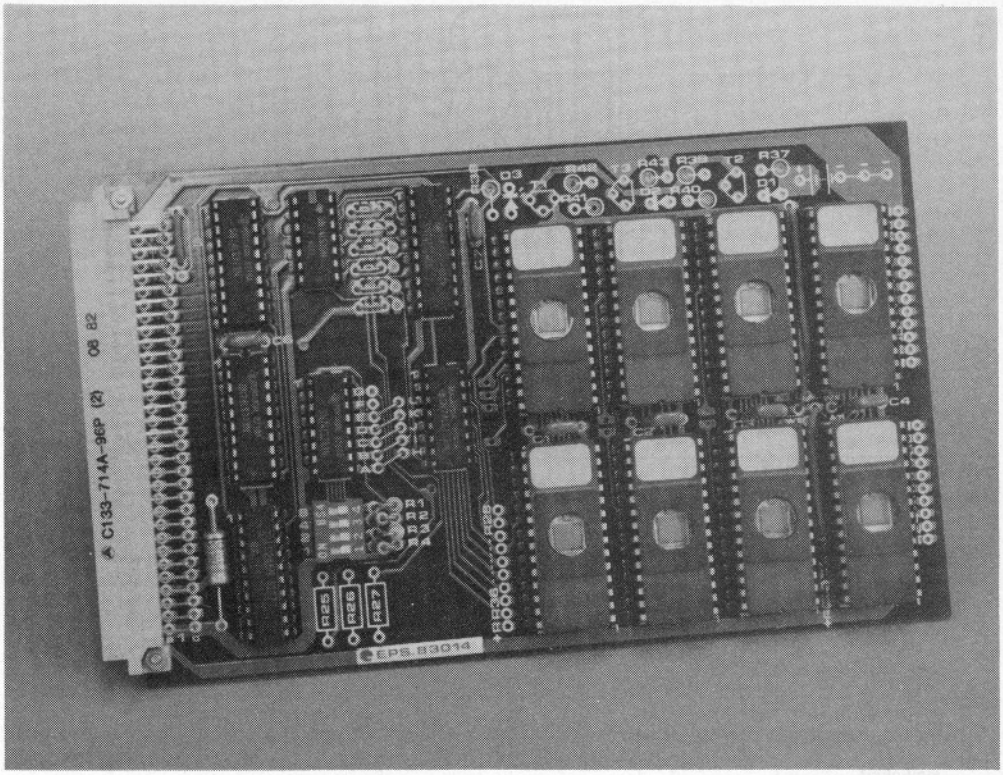


Die Entwicklung immer "größerer" Speicher-ICs forderte uns förmlich dazu heraus, eine neue, vielseitige und leistungsfähige RAM/EPROM-Karte zu entwickeln. Damit erfüllen wir gleichzeitig die Wünsche vieler Leser nach einer solchen Karte für Ihr System.
Die universelle Speicherkarte eignet sich für viele Mikrocomputer mit einem 8 bit "breiten" Datenbus und nimmt bis 64 K (!) RAM oder EPROM auf. Eine Kombination beider Speichertypen ist ebenfalls möglich. Setzt man CMOS-RAMs ein, dann kann der Speicherinhalt lange Zeit mit einem Batteriepuffer festgehalten werden, so daß die Daten auch nach Abschalten des Computers nicht verlorengehen.

Universelle Speicherkarte

Das vielseitige "Gedächtnis"

Der Speicher – das Computer-Gedächtnis

Bild 1 soll uns einen Überblick über das verschaffen, worum es eigentlich geht: den Einsatz eines (zusätzlichen) Speichers in einem Mikrocomputer-System. Ein solches System besteht aus dem Mikroprozessor mit Arbeits- und Befehlsregister, Programmzähler und dem Rechenwerk (ALU). Der Taktgenerator ist in einigen Mikroprozessortypen bereits integriert. Die zu verarbeitenden Daten werden im RAM "abgelegt" und bei Bedarf abgerufen. Das EPROM enthält sozusagen die Arbeitsanweisungen für den Mikroprozessor. In den meisten Fällen befindet sich in diesem Programmspeicher das sogenannte Betriebsprogramm ("Monitor") für den Mikrocomputer. Betreibt man den Computer als Entwicklungssystem, dann ist außerdem eine Möglichkeit vorhanden, Daten und die zugehörigen Adressen einzugeben und den Programmablauf auszugeben – sei es als Steuersignale für periphere Geräte, sei es als Signale zur Anzeige bestimmter Informationen auf einem Display. Das Netzteil stellt die notwendige Energie für das System zur Verfügung.
Adressen, Daten und Steuersignale, die der Mikrocomputer verarbeitet und ausgibt, werden über Adreß-, Daten- und Steuersignal-Bus geführt. Auf die zahlreichen Besonderheiten, die bei der Anwendung des Grundsystems in Bild 1 auf einen bestimmten Mikroprozessor zu berücksichtigen sind, möchten wir nicht eingehen. Wir möchten vielmehr den Block Datenspeicher/Programmspeicher etwas genauer unter die Lupe nehmen.

1

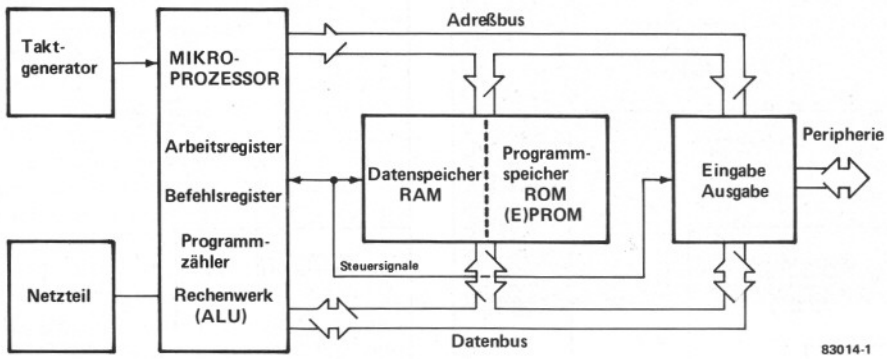


Bild 1. Ein Mikroprozessor-System besteht im allgemeinen aus dem Mikroprozessor mit Arbeits- und Befehlsregister, Programmzähler und dem Rechenwerk (ALU). Im Datenspeicher werden die zu verarbeitenden Daten "abgelegt" und bei Bedarf abgerufen. Der Programmspeicher enthält das Betriebsprogramm ("Monitor") für den Mikrocomputer. Über den Block "Eingabe/Ausgabe" gelangen Informationen nach außen oder ins System hinein.

2

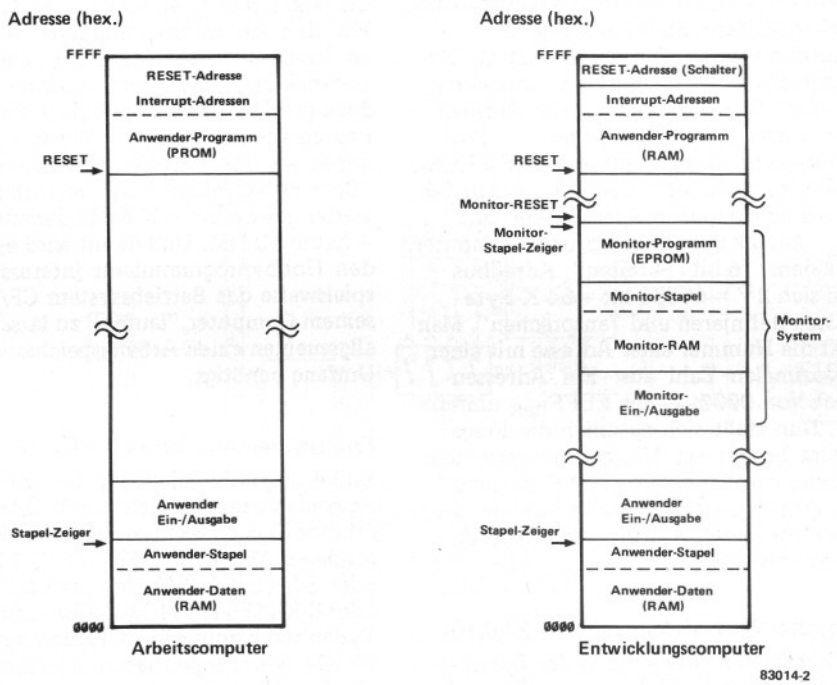


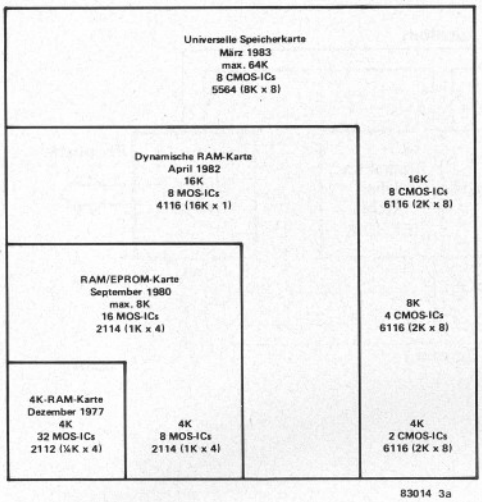
Bild 2. Entwicklungscomputer, wie beispielsweise der Junior oder der SC/MP, sind mit RAMs im Programmspeicherbereich ausgestattet. Einen großen Teil des insgesamt adressierbaren Speicherbereichs nimmt das Monitorprogramm ein. Dieses Programm enthält hauptsächlich sogenannte Routinen zur Ein- und Ausgabe: beispielsweise Eingaberoutine, Ausgaberoutine, Speicher-Abfrage und Speicher-Eingabe. Wesentlich häufiger sind die Arbeitscomputer: beispielsweise Intelektor, DCF-Uhr und Duka-Computer. Ihr Programmspeicher besteht aus einem (E)PROM. Der umfangreiche Monitor-Speicher fehlt.

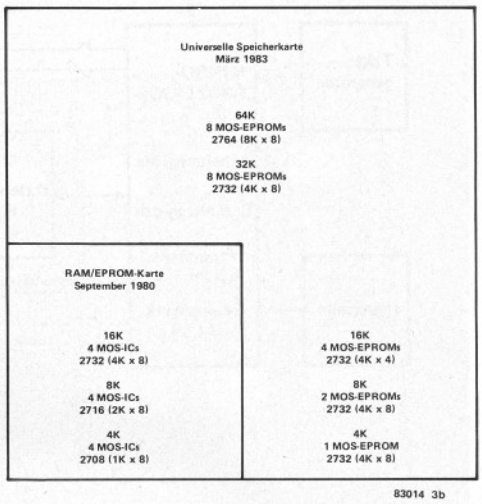
Wer mit dem Elektor-SC/MP-System oder dem Junior-Computer von Anfang an gearbeitet hat, weiß, wie schnell die Grenze der Speicherfähigkeit des jeweiligen Grundsystems erreicht wurde. Nicht umsonst mußten wir die Forderungen nach "größeren" Speichern durch die Entwicklung von 4-K-RAM-, RAM/EPROM- und "dynamischer" RAM-Karte im Laufe der Zeit mehrfach erfüllen. Dieser Fortschritt wurde nur deshalb möglich, weil auch im kommerziellen Bereich mehr Speicher erforderlich wurde und die Hersteller "größere" ICs entwickelten und produzierten.

Arbeits- und Entwicklungs-System

Ein Entwicklungs-System kann selbstverständlich auch "arbeiten". Der Unterschied zwischen Arbeits- und Entwicklungs-System wird an Bild 2 deutlich. Bei den Computern, von denen wir hier sprechen wollen, handelt es sich um sogenannte Entwicklungs-Systeme (SC/MP, Junior und so weiter). Ihr Daten- und Programmspeicher sei beispielsweise so "organisiert", wie in Bild 2 gezeigt. Im Programmspeicher-Bereich werden RAMs eingesetzt. Nur in den obersten Speichern ist die RESET-Adresse gespeichert. Diese Adresse wird in den meisten Fällen mit einem Schalter (Resettaste) abgerufen. Einen großen Teil des insgesamt adressierbaren Speicher-Bereichs nimmt das Monitor-Programm ein. Es besteht aus einem (EP)ROM, das die Bedienungsanweisungen enthält, einem RAM zur Zwischenspeicherung und einem Ein/Ausgabe-Programm. Das Monitor-Programm enthält hauptsächlich Programme ("Routinen") zur Ein- und Ausgabe, bei-

Bild 3. Die Entwicklung von RAM- und/oder EPROM-Speicher-Karten bei Elektor. Bei den RAMs von 4 K in 1977 bis zu 64 K in 1983. Bei den EPROMs von 16 K in 1980 bis zu 64 K in 1983. Bei jeweils gleichem Platzbedarf. In die Universelle Speicherkarte kann man auch 2-K-EPROMs vom Typ 2716 setzen. Die angegebenen Typen stehen hier jeweils für die Speicher-Organisation, z.B. 2716 für ein 2-K-mal-8-EPROM, 6116 für ein 2-K-mal-8-RAM und so weiter.





spielsweise: Eingaberoutine, Ausgaberoutine, Speicher-Abfrage, Speicher-Eingabe.
Wesentlich häufiger wurden in Elektor "Arbeitscomputer" veröffentlicht. Intelektor, DCF-Uhr, Duka-Computer sind beispielsweise solche Arbeitscomputer. Ihr Programmspeicher besteht aus einem (E)PROM. Ein Monitor wird nicht benötigt, so daß der umfangreiche Monitor-Speicher entfällt.
Aber – zurück zum Entwicklungs-Computer. Mit einem 16 bit "breiten" Adreßbus lassen sich 2^{16} = 65536 bit = 64 K-Byte Adressen definieren und "ansprechen". Man drückt die Nummer einer Adresse mit einer hexadezimalen Zahl aus: Ein Adressenbereich von 0000_{hex} bis $FFFF_{hex}$ umfaßt 64 K. Nun stellt sich natürlich die Frage: "Warum besitzt ein Mikrocomputersystem nicht von vornherein einen 64-K-Speicher?" Dafür gibt es unterschiedliche Gründe, die wir im folgenden anhand einer Grafik erläutern möchten.

"Speicher-Entwicklung" bei Elektor

Bild 3 zeigt die Entwicklung der Speicher-Karten bei Elektor. Es begann im Dezember 1977 mit der Speicher-Karte für das SC/MP-System. Da seinerzeit nur MOS-ICs mit einer "Organisation" von 256 mal 4 bit erhältlich waren, benötigte man immerhin 32 ICs, um einen 4-K-Speicher realisieren zu können. Heutzutage reichen bereits 2 CMOS-ICs vom Typ 6116 für den gleichen Speicher-Umfang. Außerdem kann man mit CMOS-ICs einen "Permanent-Speicher" aufbauen. Da in Zukunft auch 8-K-mal-8-CMOS-RAMs zur Verfügung stehen werden, lassen sich 65536 1-Byte-Worte mit der Universellen Speicherkarte, die hier präsentiert wird, permanent speichern!
Bei den PROMs und EPROMs ist die Entwicklung längst so weit. Ein Programm mit 65536 Worten läßt sich ohne weiteres in 8 MOS-EPROMs auf der Universellen Speicherkarte unterbringen. Inzwischen sind sogar 32-K-mal-8-CMOS-PROMs erhältlich. Man braucht also nur zwei dieser ICs, um ein Mammutprogramm von 64-K-Byte zu speichern. (Diese ICs sind allerdings nicht für die Universelle Speicherkarte geeignet.)
Für den Hobbyprogrammierer läßt sich an dieser Übersicht folgendes ablesen: Die Entwicklung "größerer" Speicher-ICs hat dazu geführt, daß sich auf einer Euro-Karte heutzutage 16mal so viel Worte speichern lassen als vor ungefähr 4½ Jahren. Das "Speichervergnügen" ist wesentlich preiswerter geworden: 4-K-RAM damals 350 DM – heute 40 DM! Und damit wird es auch für den Hobbyprogrammierer interessant, beispielsweise das Betriebssystem CP/M® auf seinem Computer "laufen" zu lassen, das im allgemeinen einen Arbeitsspeicher von 64 K Umfang benötigt.

Die universelle Speicherkarte

Bild 4 zeigt die Schaltung der universellen Speicherkarte. Auf den ersten Blick für erfahrene Speicher-Karten-"Bastler" nichts Besonderes. Man kann 2-K-(2716), 4-K-(2732) oder 8-K-(2764) EPROMs und 2-K-(6116) oder 8-K-(5564) CMOS-RAMs einsetzen. Die Typenbezeichnungen in Klammern stehen für alle gleich organisierten Speicher-ICs mit gleicher Pin-Belegung.
Man kann zwei Versionen dieser Speicherkarte aufbauen. Eine mit (CMOS-Version) oder eine ohne "Battery back up" (MOS-Version). Darunter versteht man die Pufferung von *CMOS*-RAMs mit zwei Knopfzellen. Die Daten gehen nach Abschalten der Betriebsspannung nicht verloren. Ein "gemischter" Betrieb (CMOS- *und* MOS-ICs) ist nicht möglich, aber auch nicht sinnvoll. Die Batterie wird sehr schnell leer; und T1 kann in diesem Fall den benötigten Strom nicht liefern.
In der CMOS-Version nimmt die Schaltung im Betrieb etwa 200 mA auf. Es wird zwar jeweils nur ein RAM "angesprochen", das dann einen Strom von etwa 35 mA zieht. Der Rest der Schaltung braucht aber etwa 165 mA. Der gemittelte Betriebsstrom für ein RAM ist geringer als 35 mA. Sein Wert hängt davon ab, wie häufig das RAM angesprochen wird. Im Ruhestand ($\overline{CE}$ = "1"!) nimmt das RAM nur einige μA auf. Noch ein wichtiger Hinweis: Bei der CMOS-Version

werden "Pull down"-Widerstände, "Open collector"-ICs und die Schaltung mit T1 . . . T3 benötigt.
Beim Abschalten der Betriebsspannung ("power down") *müssen* die Eingänge $\overline{CE}$, $\overline{OE}$ und $\overline{WE}$ der RAMs "inaktiv" (logisch 1) sein. Aus diesem Grunde werden "Open collector"-ICs mit "Pull up"-Widerständen (an +5 V!) eingesetzt. Die Eingänge bleiben "1", so daß die RAMs nicht aktiviert werden.
Warum der Aufwand mit "Pull down"-Widerständen bei (einigen) CMOS-RAMs? Foto 1 gibt eine klare Antwort!
Oben ist die Spannung auf einer der Adressen-Leitungen eines 6116-CMOS-RAMs von Hitachi und unten ist der Stromverbrauch dieses ICs abgebildet. Pull-up- oder Pull-down-Widerstände fehlen. Ungefähr bei der halben Betriebsspannung (in diesem Fall ½mal 2,4 V) nimmt der Strom erheblich zu (bis etwa 200 μA). Das gilt für jede der 11 Adressenleitungen. Insgesamt ergibt sich also ein Strom von 2,2 mA statt 2 μA typisch, wie im Datenblatt für HM 6116 LP angegeben. Deshalb sollte man unbedingt Pull-down-Widerstände einsetzen. Bei einem um den Faktor 1000 größeren Strom als erwartet, wird die Batterie sonst schnell leer sein.

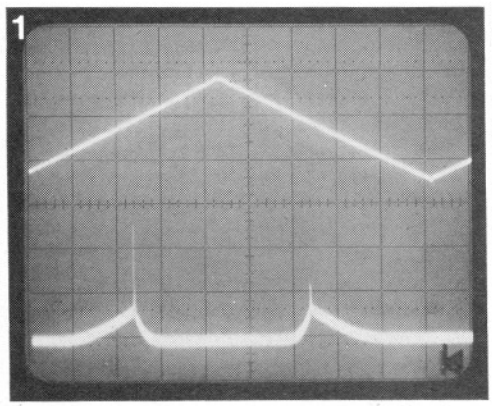
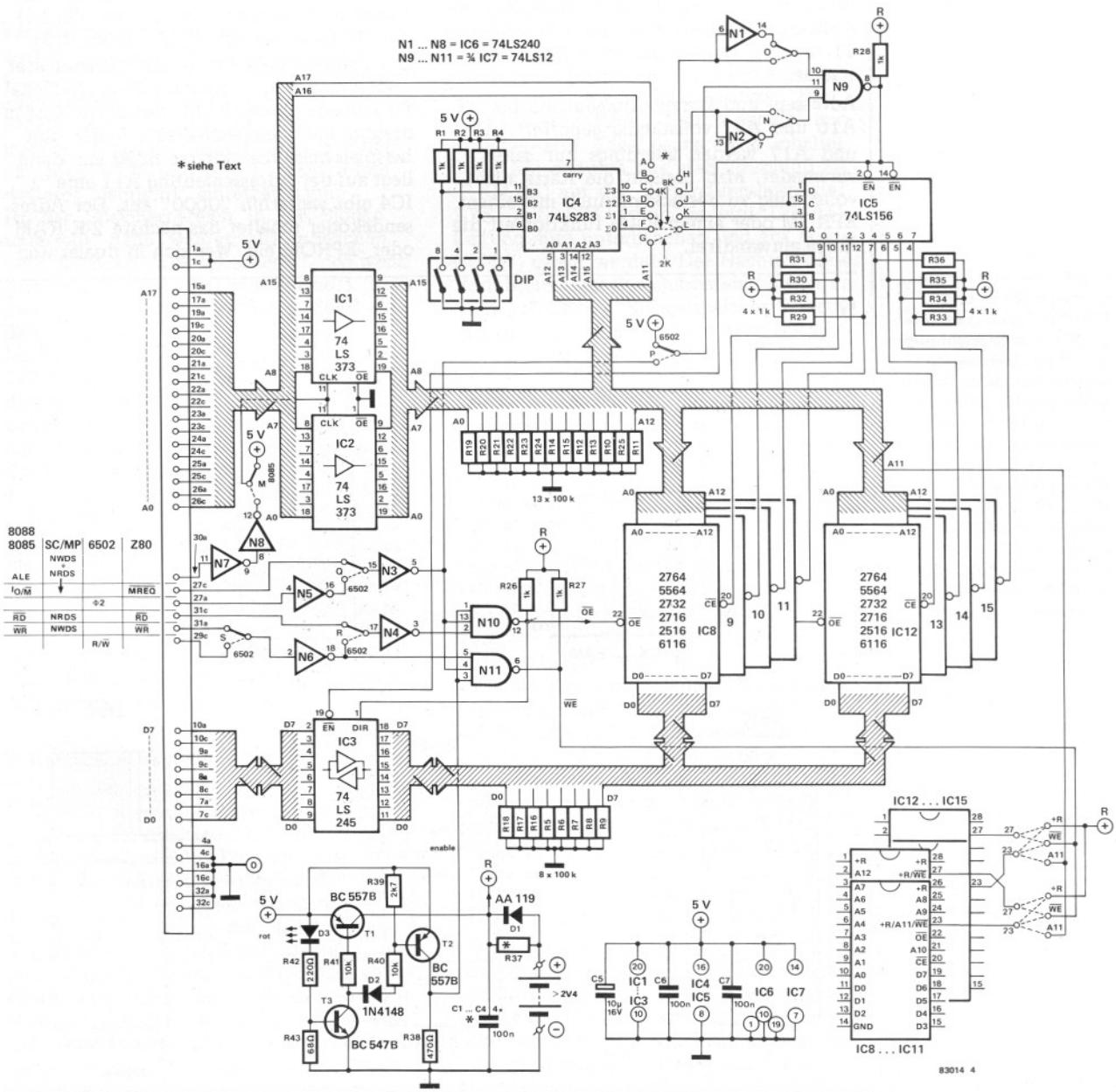


Bild 4. Zwei Versionen in einem Schaltbild. Die MOS-Version ist die preiswerteste und am wenigsten aufwendige. Sie enthält lediglich die Widerstände R1 . . . R4, die Kondensatoren C1 . . . C7 und die ICs 1 . . . 7 und IC8 . . . IC15 je nach Bedarf (1 bis 8 Stück also). Die Anpassung an unterschiedliche Prozessoren und Speicher-ICs erfolgt mit Drahtbrücken. IC5 und IC7 sind andere Typen als bei der CMOS-Version. In der CMOS-Version läßt sich ein Permanent-Speicher realisieren, dessen Daten nicht "verlorengehen". Die Versorgung nach Abschalten der Betriebsspannung erfolgt mit NiCd-Akkus oder Batterien. Außerdem ist eine "Power down"-Schaltung mit T1 . . . T3 enthalten.

4



Rechenbeispiel für Zweier-Komplement-Bildung:

$\overline{B} = 1000 = 8_{hex}$
$\overline{B} = 0111$
$+1 \quad 1$
1000
$A = 1000$
10000

Dieser unerwünschte "Stromfresser-Effekt" tritt deshalb auf, weil bei schwebendem Pegel am Eingang der Adressenleitung beide CMOS-Transistoren öffnen. Man kann allerdings nicht sagen, daß die Widerstände in jedem Fall eingesetzt werden *müssen*. Beim 6116 braucht man beispielsweise keine Widerstände an den Daten-Leitungen. Bei ICs anderer Hersteller ist die Situation wieder anders. Zur Sicherheit empfehlen wir deshalb, die Widerstände einzusetzen. Schaden können sie nicht, nehmen allerdings auf der Platine einigen Platz in Anspruch.
In der MOS-Version ist der Stromverbrauch schon im Ruhezustand wesentlich höher. Man kann alle RAMs und EPROMs in MOS-Technologie einsetzen. Der Vorteil: Diese ICs sind nur halb so teuer wie die CMOS-"Verwandten". Der Nachteil: Jedes 2716-EPROM beispielsweise braucht im Ruhezustand (!) ungefähr 35 mA. Mal 8 ergibt 280 mA. Dazu kommen noch etwa 165 mA für die übrige Schaltung. So daß sich schließlich ein "Ruhestrom" von 445 mA ergibt. Man braucht in der MOS-Version keine "Open collector"-ICs, alle Widerstände außer R1 . . . R4 entfallen. Auch die Schaltung mit T1 . . . T3 ist nicht notwendig. Die Kollektor-Emitter-Strecken der Transistoren T1 und T2 werden durch Drahtbrücken ersetzt.

Adressen- und Datenleitungen sind bis auf A16 und A17 vollständig gepuffert. A16 und A17 werden allerdings nur selten verwendet. Man braucht die Karte nicht vollständig zu bestücken. Auch mit einem EPROM oder einem RAM funktioniert die Karte einwandfrei.

Adressen-Dekodierung

Die Adressen-Dekodierung ist ungewöhnlich. Die Adressen werden im Zweier-Komplement-Verfahren aufsummiert. Das entspricht einer Subtraktion, wie das nebenstehende Beispiel zeigt. Stimmt die eingestellte Adresse mit der "angebotenen" Adresse überein, dann ist das Ergebnis Null. Der eigentliche Adressen-Dekoder IC5 wird über N9 eingeschaltet und erzeugt das $\overline{CE}$-Signal für das betreffende RAM oder EPROM, so daß dieses aktiviert wird.
Ein Beispiel: Man stellt mit den DIP-Schaltern die Adresse 8000_{hex} ein. Wegen der Zweier-Komplement-Bildung wird nur Schalter "A15" geschlossen (siehe $\overline{B}$ im Rechenbeispiel). Das Zweier-Komplement wird durch Addition einer "1" am "Carry"-Eingang von IC4 (Pin 7) gebildet. Liegt an den A-Eingängen von IC4 ebenfalls 1000, dann erscheint an den Ausgängen die Information 0000. Nehmen wir an, daß die Drahtbrücken für 2-K-RAMs oder -EPROMs gelegt sind, dann erhält IC5 an seinen Eingängen A, B und C drei Mal 000. Auch "A11" ist wegen der erwarteten Adresse 8000 gleich "0". Außerdem liegt an den "Enable"-Eingängen (Pin 2 und Pin 14) das Aktivierungssignal "0" (über N9).
Der Adressendekoder ist also eingeschaltet und gibt an seinem Ausgang 0 ein $\overline{CE}$-Signal für IC8 aus. Dieses RAM oder EPROM ist in diesem Fall "eingeschaltet". Trifft nun beispielsweise die Adresse 8800 ein, dann liegt auf der Adressenleitung A11 eine "1", IC4 gibt weiterhin "0000" aus. Der Adressendekoder schaltet das nächste 2-K-RAM oder -EPROM ein. Wer sich in dualer und

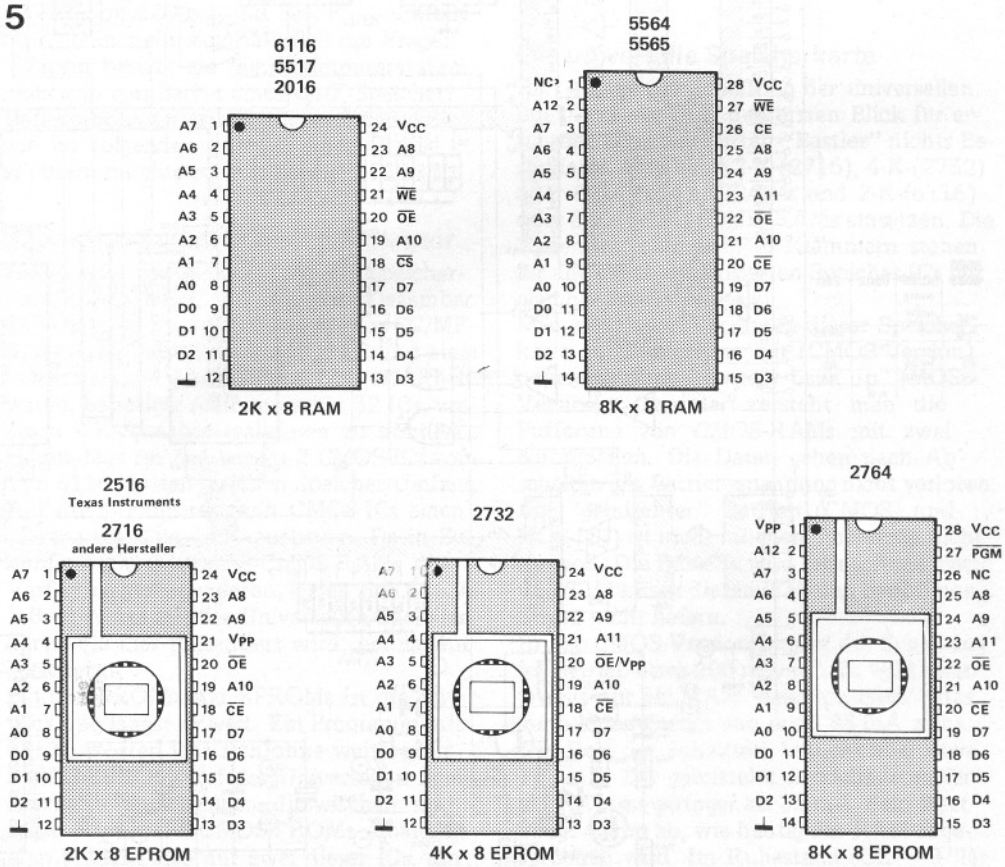
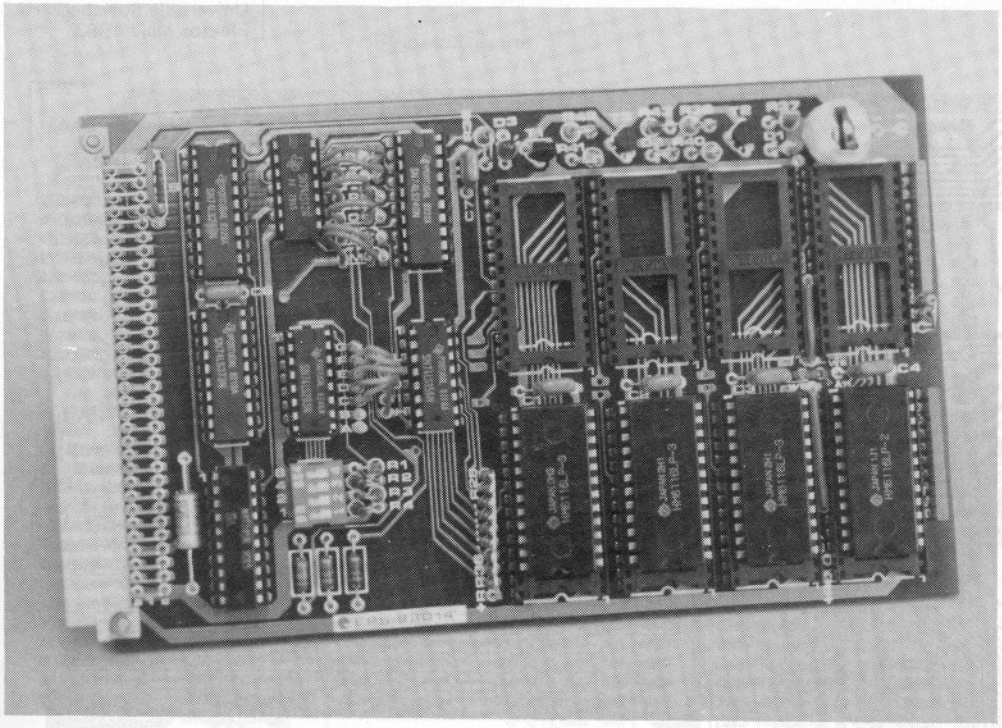


Bild 5. Hier sind die einsetzbaren RAM- und EPROM-Typen zusammengestellt. Die Bezeichnungen stehen für Speicher-ICs gleicher Funktion, Organisation und Pin-Belegung. Weitere Informationen, insbesondere über äquivalente Typen, findet man auf den Infokarten 75 . . . 79. Die Texas-Instruments-EPROMs 2532 und 2564 lassen sich nur nach Adaption mit einem Zwischensockel einsetzen!



hexadezimaler Rechnung fit fühlt, kann weitere Beispiele finden und berechnen und sich einen Plan der Speicher-Aufteilung für alle möglichen Einstellungen der DIP-Schalter und der Drahtbrücken A . . . L machen. Aus dem Beispiel wird deutlich, daß man 2-, 4- und 8-K-ICs nicht ohne weiteres "gemischt" einsetzen kann.
Ist der Speicherbereich in 8-K-Blöcke unterteilt, dann werden alle möglichen 64 K Adressen "angesprochen" (*auch wenn nicht alle IC-Fassungen besetzt sind!*). Stellt man beispielsweise die Adresse 8ØØØ ein, dann wird der Speicher nach Erreichen der höchsten Adresse FFFF über ØØØØ nach 7FFF abgefragt. Befindet sich irgendwo in diesem Bereich der Monitor, dann wird sicherlich etwas schiefgehen. Dagegen gibt es allerdings ein Mittel: Man kann bestimmte Speicherbereiche in diesem Fall mit den Adressen-Leitungen A16 und A17 je nach Bedarf blockieren. Wie? Das muß man von Fall zu Fall selbst "austüfteln". Wir verweisen wieder auf das Rechenbeispiel.
Noch ein Hinweis: Mit den Drahtbrücken "O" und "N" bei N1 und N2 kann man zwischen "aktiv 0" oder "aktiv 1" wählen. Am Ausgang von N9 muß eine "0" liegen, (das heißt an allen Eingängen "1") damit IC5 aktiviert wird!

Steuersignale

Die von den unterschiedlichen Prozessoren gelieferten Steuersignale sind in der Tabelle neben den Anschlüssen 27, 31, 29 in Bild 4 aufgelistet. Den 8085-Prozessor kann man nicht ohne weiteres anschließen. Daten und Adressen müssen bereits voneinander getrennt sein, bevor sie die Speicher-Karte erreichen! Der Daten-Bus-Puffer gibt nur dann Daten aus, wenn das $\overline{RD}$-Signal anliegt. Die Speicherkarte kann auch an den ZX 81 angeschlossen werden. AØ . . . A14 und DØ . . . D7 verbindet man mit dem Computer, um einen 16-K-Speicher zu erhalten. Außerdem werden die Steuersignale so angelegt, wie für Z 80 angegeben. Die Adresse wird mit den DIP-Schaltern auf $4ØØØ_{hex}$ eingestellt (nur "A14" schließen!). Nun ist noch ein Problem zu lösen: Das ZX-81-interne RAM "läuft" parallel zur Speicherkarte. Die Lösung: Man schaltet das RAM dadurch aus, daß Anschluß 2A ($\overline{RAM\ CS}$) auf der Verbindungsleiste des ZX81 mit +5 V verbunden wird. Die A15-Leitung muß unterbrochen und auf Masse (= "0") gelegt werden! Der Nachteil dieses Verfahrens: Der Speicherbereich liegt nun auch auf CØØØ ("Spiegelspeicher"). Setzt man aber nur eine Karte mit 16 K Speicher ein, dann treten damit keine Probleme auf.
Auch den 2650-Prozessor kann man mit dieser Speicherkarte verbinden (TV-Spielcomputer!). Es wird der 6502-Betrieb gewählt: Opreq/2650 an Φ2/6502; $\overline{R}$/W/2650 invertieren und an R/$\overline{W}$/6502 legen. Beim TV-Spielcomputer liegt das R/$\overline{W}$-Signal bereits an Punkt 17. Außerdem die Adressen- und Daten-Leitungen anschließen. Die Leitung M/$\overline{IO}$ bleibt frei. Das bedeutet jedoch keinen Nachteil, da bei den meisten Systemen kein IO verwendet wird. Sollte das doch der Fall sein, dann muß man extern M/$\overline{IO}$ und Opreq miteinander kombinieren.
Wird die Karte mit dem SC/MP-System verwendet, dann muß man beachten, daß auf der Leitung 27a der Eingang des SC/MP-Oszillators liegt. Ist N5 angeschlossen, dann kann der Oszillator blockiert werden. Deshalb sollte man diese Leiterbahn unterbrechen oder den anderen Anschlußpunkt des Oszillators auf der SC/MP-CPU-Platine wählen.

"Power down" und "Battery back up"

Die "Power down"-Schaltung besteht aus den Transistoren T1 . . . T3. Ihre Funktion und Notwendigkeit bei CMOS-RAMs wurde bereits erwähnt. Die Betriebsspannung "R" liegt eher an als das Freigabe-Signal "Enable", weil T1 in dieser Schaltung eher als T2 eingeschaltet wird ("power up"). T3

Drahtbrücken A . . . L bei Verwendung von . . .

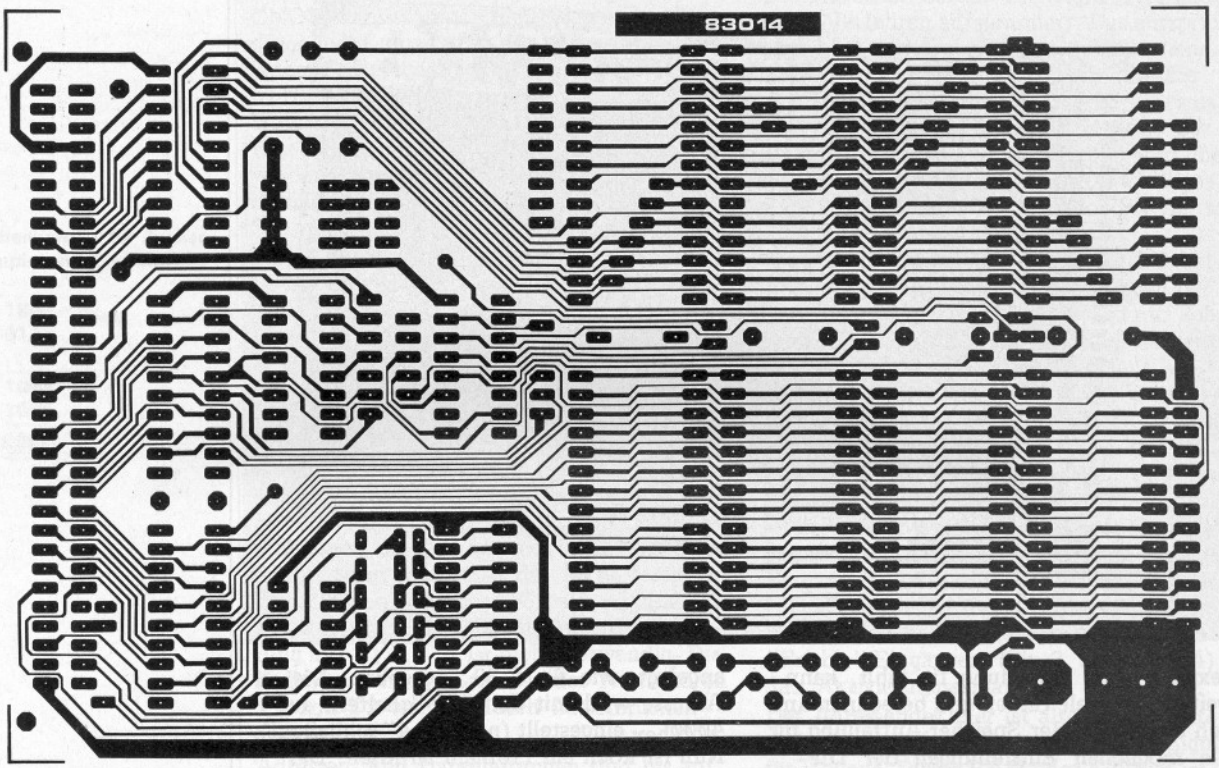
2-K-RAM und-EPROM:
G – L
F – K
E – J
D – I
C – H

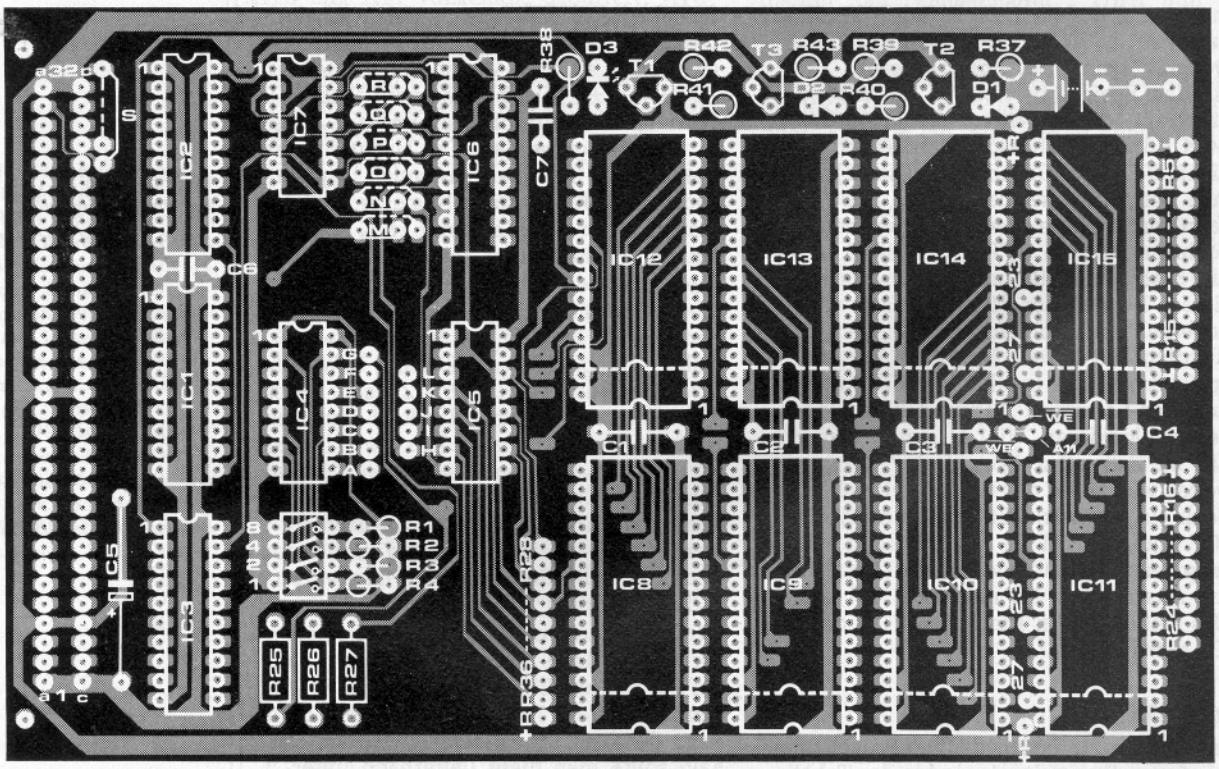
4-K-EPROM:
F – L
E – K
D – J
C – I
B – H

8-K-RAM und-EPROM:
E – L
D – K
C – J
B – I
A – H

Drahtbrücken M – S:

	8088 8085	SC/MP	6502	Z80
M	- - -	—	—	—
N } siehe "Adressen-Dekodierung", normal —				
O }				
P	- - -	- - -	—	- - -
Q	—	—	- - -	—
R	—	—	- - -	—
S	—	—	- - -	—





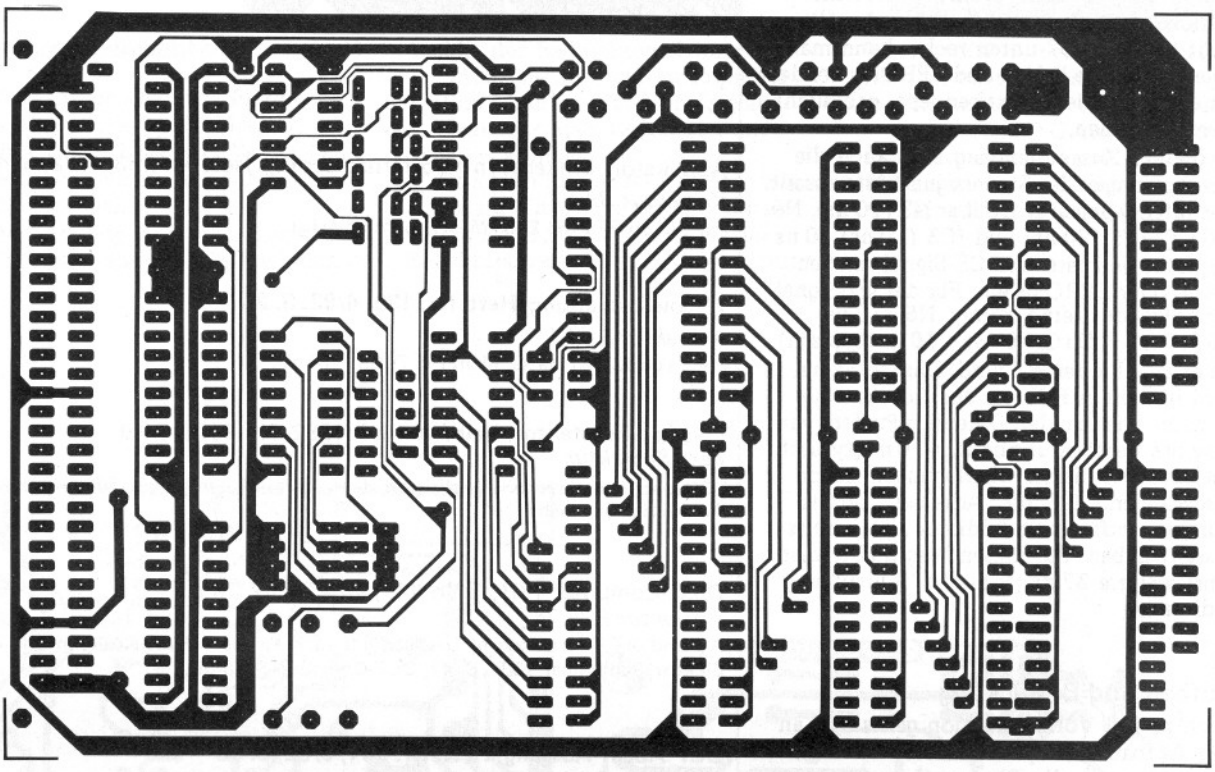
dient als Schalter; und D3 leuchtet auf, wenn die Betriebsspannung anliegt. "Enable" blockiert über N10 und N11 das Lesen und Schreiben.

Das "Battery back up" kann entweder mit Batterien oder Akkus realisiert werden. Setzt man Batterien ein, dann *muß* R37 entfallen. Bei Akkus gilt folgende Faustformel zur Berechnung des "Ladewiderstandes": R37 gleich 2,5 V geteilt durch ein Zwanzigstel der Akku-Kapazität.

RAMs und EPROMs

Die Stücklisten für die CMOS- oder MOS-Version der Speicherkarte enthalten selbstverständlich nicht alle Typen, die man hier einsetzen kann. Die angegebenen Typen stehen vielmehr als "Sammelbezeichnung" für ICs gleicher Funktion, Organisation und häufig auch Pin-Belegung. In Bild 5 sind die Pin-Belegungen für EPROMs und RAMs angegeben. Weitere Informationen, insbesondere über äquivalente Typen, findet man

Bestückungsseite



Stückliste MOS-Version

Widerstände:
R1 . . . R4 = 1 k/125 mW

Kondensatoren:
C1 . . . C4,C6,C7 = 100 n
C5 = 10 µ/16 V

Halbleiter:
IC1,IC2 = 74LS373
IC3 = 74LS245
IC4 = 74LS283
IC5 = 74LS155*
IC6 = 74LS240
IC7 = 74LS10*
IC8 . . . IC15 = RAM und/oder EPROM siehe Text, Bild 4 und Bild 5
*anders als bei CMOS-Version

außerdem:
IC-Fassungen
DIP-Schalter 4stellig
64polige Messerleiste

Stückliste CMOS-Version

Widerstände (alle 125 mW):
R1 . . . R4 = 1 k
R5 . . . R25 = 100 k*
R26 . . . R36 = 1 k*
R37 siehe Text
R38 = 470 Ω
R39 = 2k7
R40,R41 = 10 k
R42 = 220 Ω
R43 = 68 Ω
*alternativ 3 Widerstands-Netzwerke:
2 Stück 9 mal 100 k "common in line"
+ 3 mal 100 k einzeln
und 1 Stück 9 mal 1 k "common in line"
+ 6 mal 1 k einzeln

Kondensatoren:
C1 . . . C4,C6,C7 = 100 n
C5 = 10 µ/16 V

Halbleiter:
D1 = AA119
D2 = 1N4148
D3 = LED rot
T1,T2 = BC557B
T3 = BC547B
IC1,IC2 = 74LS373
IC3 = 74LS245
IC4 = 74LS283
IC5 = 74LS156
IC6 = 74LS240
IC7 = 74LS12
IC8 . . . IC15 = CMOS-RAM 6116, 5564 o.ä. siehe Text, Bild 4 und Bild 5

außerdem:
IC-Fassungen
DIP-Schalter 4stellig
64polige Messerleiste.
2 . . . 3 NiCd-Zellen oder Batterien
NiCd: 20 DK
Silberoxid: V76MS
Quecksilber: V675PX
siehe Text

Bild 6. Eine Platine für beide Versionen (siehe Stücklisten)! Wer die Speicher-Karte zum Experimentieren mit unterschiedlichen Prozessoren verwenden möchte, sollte an die Mittelkontakte der "Drahtbrücken-Schalter" auf der Platine Litzen löten und die "freien" Enden mit Steckschuhen versehen. In die Anschlüsse für die restlichen "Kontakte" setzt man passende Steckstifte. Damit wird die Speicher-Karte ihrem Attribut "universell" vollauf gerecht.

6502				Z80			
1 MHz		2 MHz		2 MHz		4 MHz	
EPROM	RAM	EPROM	RAM	EPROM	RAM	EPROM	RAM
450ns	250ns	350ns besser schneller	250ns	450ns	250ns	schneller als 350ns!	250ns

Erforderliche Speicher-"Geschwindigkeit" bei unterschiedlichen Taktfrequenzen.

auf den *Infokarten* 75 . . . 79. Ein wichtiger Hinweis: Die Texas-Instruments-EPROMs 2532 und 2564 kann man nur dann einsetzen, wenn ihre Pinbelegung vorher mit einem entsprechenden Zwischensockel den funktionsgleichen Speicher-ICs angepaßt wurde.
Der jeweilige RAM- und EPROM-Typ wird nach "Größe" und Funktion mit den Drahtbrücken an den Pins 23 und 27 der Speicherkarte angepaßt. Die Anpassung gilt für 4 ICs (IC8 . . . IC11 und IC12 . . . IC15) gleichzeitig! Eine weitere Unterteilung ist nur dann möglich, wenn man die entsprechenden Leiterbahnen voneinander trennt und die Pins separat beschaltet.

"Timing"

Da bei der Speicherkarte unter Umständen Probleme beim Anschluß an die unterschiedlichen Prozessoren auftreten können, möch-

ten wir kurz auf das "Timing" eingehen. Nur bei den "schnellen" CPUs kann es Probleme geben. Dort müssen eventuell schnellere Speicher eingesetzt werden. Aus der Übersicht auf Seite 67 unten rechts kann man ablesen, welche RAMs und EPROMs bei den unterschiedlichen Taktfrequenz gebraucht werden können.
In diesem Zusammenhang sind auch die Verzögerungen der Steuersignale interessant. Das $\overline{MREQ}$-Signal trifft über N3 (10 ns), N9 (10 ns), IC5 (20 ns) und IC3 (10 ns) 50 ns (typisch) verspätet als $\overline{CE}$-Signal an den RAMs oder EPROMs ein. Für das Φ2-Signal gilt folgende Verzögerung: N5 (10 ns) → N3 (10 ns) → N10 (10 ns) = 30 ns (typisch), bis es zu $\overline{OE}$ oder $\overline{WE}$ wird. Das $\overline{CE}$-Signal wird in diesem Fall nur aus Adressen gewonnen. Die von den Datenbus-Puffern verursachte Verzögerung beträgt 10 ns (typisch). Wir sind bei diesen Überlegungen davon ausgegangen, daß die Adressen bereits anliegen, Puffer und Addierer also bereits passiert haben. Für diesen Weg müßte man sonst weitere 37 ns (typisch) "Verspätung" addieren.

Aufbau und Bestückung

Nach so viel Vorinformation gehts nun an den Aufbau der Speicherkarte. Zunächst überprüft man die Platine (Layout und Bestückungspläne siehe Bild 6) auf Kurzschlüsse und fehlerhafte Leiterbahnen und Durchkontaktierung. Wer sich die Mühe machen möchte: Durchgangspiepser oder Ohmmeter dazu verwenden! Im allgemeinen kann man aber davon ausgehen, daß die von Elektor gelieferten Platinen in Ordnung sind. Nun kann man die Drahtbrücken für den Prozessor seiner Wahl legen und anschließend die IC-Fassungen einlöten. Man sollte sich unbedingt die Mühe machen, spätestens jetzt die Durchkontaktierung der IC-"Füsse" zu überprüfen. Eine spätere Fehlersuche führt im allgemeinen nur zu grauen Haaren! Ist alles in Ordnung, dann können die zahlreichen Widerstände eingesetzt werden, falls eine CMOS-RAM-Karte bestückt werden soll. Stehen keine Widerstands-Netzwerke zur Verfügung, wie in der Stückliste für die CMOS-Version angegeben, dann reichen auch "einfache" Widerstände. Sie werden einseitig, hochkant eingelötet, und ihre "freien" Enden verbindet man mit einem Stück Draht miteinander und mit dem gemeinsamen Anschluß auf der Platine. Der Einbau der restlichen Bauelemente sollte kein Problem sein. Achtung: IC5 und IC7 sind für CMOS- und MOS-Version unterschiedlich!
Als NiCd-Akkus zur Pufferung einer CMOS-RAM-Karte verwendet man am besten zwei *einlötbare* Knopfzellen (mit Lötfahnen). Batterien passen nicht auf die Platine, lassen sich aber mit zwei Drähten anschließen.
Mit dieser Speicherkarte ist der Heim-Computer sicherlich für die (nächste) Zukunft ausreichend mit Speicherplatz ausgestattet. Noch ein wichtiger Hinweis: Die Karte ist für den Elektor-Bus ausgelegt. Wer sie auch mit anderen Bussen verwenden will, muß sich einen Adapter aus Federleiste und Messerleiste "stricken"!